

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1 9 9 9 年 6 月 4 日

出 願 番 号

Application Number:

平成 1 1 年特許願第 1 5 8 8 1 3 号

出 願 人

Applicant (s):

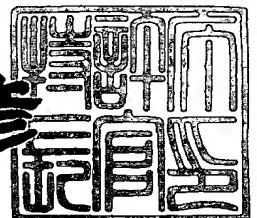
株式会社半導体エネルギー研究所

#4
11/5/09
M. F. Hagen

2 0 0 0 年 4 月 1 4 日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特 2 0 0 0 - 3 0 2 7 1 6 2

【書類名】 特許願
【整理番号】 P004213-03
【提出日】 平成11年 6月 4日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 31/12
【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 小山 潤

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山本 一字

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 小沼 利光

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置の作製方法

【特許請求の範囲】

【請求項 1】

基板上に複数の T F T を形成する工程と、
前記複数の T F T の各々に接続された複数の画素電極を形成する工程と、
前記複数の画素電極の上に E L 層を形成する工程と、
を有し、
前記 E L 層はインクジェット方式により選択的に形成されることを特徴とする
電気光学装置の作製方法。

【請求項 2】

基板上に複数の T F T を形成する工程と、
前記複数の T F T の各々に接続された複数の画素電極を形成する工程と、
前記複数の画素電極の上に E L 層を形成する工程と、
を有し、
前記 E L 層はインクジェット方式により前記複数の画素電極の各々に対応して
選択的に形成されることを特徴とする電気光学装置の作製方法。

【請求項 3】

基板上に複数の T F T を形成する工程と、
前記複数の T F T の各々に接続された複数の画素電極を形成する工程と、
前記複数の画素電極のうち赤色に対応する画素に設けられた画素電極の上に赤色
に発光する E L 層を形成する工程と、
前記複数の画素電極のうち緑色に対応する画素に設けられた画素電極の上に緑色
に発光する E L 層を形成する工程と、
前記複数の画素電極のうち青色に対応する画素に設けられた画素電極の上に青色
に発光する E L 層を形成する工程と、
を有し、
前記赤色、緑色又は青色に発光する E L 層は、インクジェット方式により選択
的に形成されることを特徴とする電気光学装置の作製方法。

【請求項 4】

基板上に複数の T F T を形成する工程と、

前記複数の T F T を覆う絶縁膜を形成する工程と、

前記絶縁膜に開孔部を形成し、前記複数の T F T の各々に接続された複数の画素電極を形成する工程と、

前複数の画素電極の上にインクジェット方式により選択的に E L 層を形成する工程と、を有し、

前記絶縁膜の最上層にはアルカリ金属の透過を妨げうる絶縁膜が用いられることを特徴とする電気光学装置の作製方法。

【請求項 5】

基板上に複数の T F T を形成する工程と、

前記複数の T F T を覆う絶縁膜を形成する工程と、

前記絶縁膜に開孔部を形成し、前記複数の T F T の各々に接続された複数の画素電極を形成する工程と、

前複数の画素電極の上にインクジェット方式により前記複数の画素電極の各々に対応して選択的に E L 層を形成する工程と、を有し、

前記絶縁膜の最上層にはアルカリ金属の透過を妨げうる絶縁膜が用いられることを特徴とする電気光学装置の作製方法。

【請求項 6】

基板上に複数の T F T を形成する工程と、

前記複数の T F T を覆う絶縁膜を形成する工程と、

前記絶縁膜に開孔部を形成し、前記複数の T F T の各々に接続された複数の画素電極を形成する工程と、

前複数の画素電極のうち赤色に対応する画素に設けられた画素電極の上に赤色に発光する E L 層を形成する工程と、

前複数の画素電極のうち緑色に対応する画素に設けられた画素電極の上に緑色に発光する E L 層を形成する工程と、

前複数の画素電極のうち青色に対応する画素に設けられた画素電極の上に青色に発光する E L 層を形成する工程と、

を有し、

前記赤色、緑色又は青色に発光する E L 層は、インクジェット方式により選択的に形成され、

前記絶縁膜の最上層にはアルカリ金属の透過を妨げうる絶縁膜が用いられることを特徴とする電気光学装置の作製方法。

【請求項 7】

請求項 3 又は請求項 6 において、前記赤色に対応する画素、緑色に対応する画素及び青色に対応する画素は、常に各色が互いに接するような状態で形成されることを特徴とする電気光学装置の作製方法。

【請求項 8】

請求項 1 乃至請求項 6 において、前記 E L 層は有機材料であることを特徴とする電気光学装置の作製方法。

【請求項 9】

請求項 1 乃至請求項 6 において、前記インクジェット方式はピエゾ素子を用いることを特徴とする電気光学装置の作製方法。

【請求項 10】

請求項 1 乃至請求項 6 において、前記絶縁膜は、有機樹脂膜の上に前記アルカリ金属の透過を妨げうる絶縁膜を積層して形成されることを特徴とする電気光学装置の作製方法。

【請求項 11】

請求項 1 乃至請求項 6 又は請求項 10 において、前記アルカリ金属の透過を妨げうる絶縁膜として、B（ホウ素）、C（炭素）、N（窒素）から選ばれた少なくとも一つの元素と、Al（アルミニウム）、Si（珪素）、P（リン）から選ばれた少なくとも一つの元素とを含む絶縁膜が用いられることを特徴とする電気光学装置の作製方法。

【請求項 12】

請求項 1 乃至請求項 6 又は請求項 10 において、前記アルカリ金属の透過を妨げうる絶縁膜として、Si、Al、N、O、Mを含む絶縁膜（但し、Mは希土類元素の少なくとも一種、好ましくはCe（セリウム）、Yb（イッテルビウム）

、Sm（サマリウム）、Er（エルビウム）、Y（イットリウム）、La（ランタン）、Gd（ガドリニウム）、Dy（ジスプロシウム）、Nd（ネオジウム）から選ばれた少なくとも一つの元素）が用いられることを特徴とする電気光学装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は半導体素子（半導体薄膜を用いた素子）を基板上に作り込んで形成されたEL（エレクトロルミネッセンス）表示装置に代表される電気光学装置及びその電気光学装置を表示ディスプレイとして有する電子装置（電子デバイス）に関する。特にそれらの作製方法に関する。

【0002】

【従来の技術】

近年、基板上にTFTを形成する技術が大幅に進歩し、アクティブマトリクス型表示装置への応用開発が進められている。特に、ポリシリコン膜を用いたTFTは、従来のアモルファスシリコン膜を用いたTFTよりも電界効果移動度（モビリティともいう）が高いので、高速動作が可能である。そのため、従来、基板外の駆動回路で行っていた画素の制御を、画素と同一の基板上に形成した駆動回路で行うことが可能となっている。

【0003】

このようなアクティブマトリクス型表示装置は、同一基板上に様々な回路や素子を作り込むことで製造コストの低減、表示装置の小型化、歩留まりの上昇、スループットの低減など、様々な利点が得られるとして注目されている。

【0004】

アクティブマトリクス型EL表示装置は、各画素のそれぞれにTFTでなるスイッチング素子を設け、そのスイッチング素子によって電流制御を行う駆動素子を動作させてEL層（発光層）を発光させる。例えば米国特許番号5,684,365号（日本国公開公報：特開平8-234683号参照）、日本国公開公報：特開平10-189252号に記載されたEL表示装置がある。

【0005】

これら EL 表示装置をカラー表示させるにあたって、赤 (R)、緑 (G)、青 (B) の三原色を発光する EL 層を画素毎に配置する試みがなされている。しかしながら、EL 層として一般的に用いられる材料は殆ど有機材料であり、そのパターンニングは非常に困難であった。これは EL 材料自体が水分に非常に弱く、現像液にも容易に溶解してしまうほど取り扱いが難しいからである。

【0006】

このような問題を解決する技術として、EL 層をインクジェット方式により形成する技術が提案されている。例えば、特開平 10-012377 号公報には、インクジェット方式により EL 層を形成したアクティブマトリクス型 EL 表示体が開示されている。また、同様な技術が、「Multicolor Pixel Patterning of Light-Emitting Polymers by Ink-jet Printing; T. Shimada et. al., p376-379, SID 99 DIGEST」にも開示されている。

【0007】

しかしながら、インクジェット方式は常圧で行われるため、EL 層が外気の汚染物質を取り込みやすいという点で不利である。即ち、アルカリ金属等の可動イオンを含みやすい状態で形成されるため、そこからのアルカリ金属の拡散が TFT に致命的な打撃を与えかねないという問題をはらんでいる。なお、本明細書中ではアルカリ金属とアルカリ土類金属を含めて「アルカリ金属」と呼ぶ。

【0008】

【発明が解決しようとする課題】

本願発明は上記問題点を鑑みてなされたものであり、動作性能及び信頼性の高い電気光学装置の作製方法、特に EL 表示装置の作製方法を提供することを課題とする。そして、電気光学装置の画質を向上させることにより、それを表示用ディスプレイとして有する電子装置（電子デバイス）の品質を向上させることを課題とする。

【0009】

【課題を解決するための手段】

上記課題を達成するために、本願発明ではインクジェット方式で形成された E

L素子からのアルカリ金属の拡散を、EL素子とTFTとの間に設けた絶縁膜（パッシベーション膜）によって防止する。具体的には、TFTを覆う平坦化膜上にアルカリ金属の透過を妨げうる絶縁膜を設ける。即ち、その絶縁膜中においてEL表示装置の動作温度におけるアルカリ金属の拡散速度が十分に小さいものを用いれば良い。

【0010】

さらに好ましくは、水分及びアルカリ金属を透過せず、且つ、熱伝導率の高い（放熱効果の高い）絶縁膜を選定し、この絶縁膜をEL素子に接して設けるか、さらに好ましくはそのような絶縁膜でもってEL素子を囲んだ状態とする。

【0011】

即ち、EL素子になるべく近い位置に、水分及びアルカリ金属に対するブロッキング効果があり、且つ、放熱効果をも有する絶縁膜を設け、該絶縁膜によってEL素子の劣化を抑制するのである。

【0012】

また、そのような絶縁膜を単層で用いることができない場合は、水分及びアルカリ金属に対するブロッキング効果を有する絶縁膜と、放熱効果を有する絶縁膜とを積層して用いることもできる。さらには、水分に対するブロッキング効果を有する絶縁膜と、アルカリ金属に対するブロッキング効果を有する絶縁膜と、放熱効果を有する絶縁膜とを積層して用いることもできる。

【0013】

いずれにしても、インクジェット方式を用いてEL層を形成する場合には、EL素子を駆動するTFTが完全にアルカリ金属から守られるような対策が必要であり、さらにEL層自体の劣化（EL素子の劣化と言っても良い）を抑制するためには、水分及び熱の両者に対する対策を同時に講じておかねばならない。

【0014】

【発明の実施の形態】

本発明の実施の形態について、図1、図2を用いて説明する。図1に示したのは本願発明であるEL表示装置の画素の断面図であり、図2（A）はその上面図、図2（B）はその回路構成である。実際にはこのような画素がマトリクス状に

複数配列されて画素部（画像表示部）が形成される。

【0015】

なお、図1の断面図は図2（A）に示した上面図においてA-A'で切断した切断面を示している。ここでは図1及び図2で共通の符号を用いているので、適宜両図面を参照すると良い。また、図2の上面図では二つの画素を図示しているが、どちらも同じ構造である。

【0016】

図1において、11は基板、12は下地となる絶縁膜（以下、下地膜という）である。基板11としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板（プラスチックフィルムも含む）を用いることができる。

【0017】

また、下地膜12は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜12としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ SiO_xN_y で示される）など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。

【0018】

また、下地膜12に放熱効果を持たせることによりTFTの発熱を発散させることはTFTの劣化又はEL素子の劣化を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。

【0019】

ここでは画素内に二つのTFTを形成している。201はスイッチング用素子として機能するTFT（以下、スイッチング用TFTという）、202はEL素子へ流す電流量を制御する電流制御用素子として機能するTFT（以下、電流制御用TFTという）であり、どちらもnチャネル型TFTで形成されている。

【0020】

nチャネル型TFTの電界効果移動度はpチャネル型TFTの電界効果移動度

よりも大きいため、動作速度が早く大電流を流しやすい。また、同じ電流量を流すにも T F T サイズは n チャンネル型 T F T の方が小さくできる。そのため、n チャンネル型 T F T を電流制御用 T F T として用いた方が表示部の有効面積が広くなるので好ましい。

【0 0 2 1】

p チャンネル型 T F T はホットキャリア注入が殆ど問題にならず、オフ電流値が低いといった利点があって、スイッチング用 T F T として用いる例や電流制御用 T F T として用いる例が既に報告されている。しかしながら本願発明では、L D D 領域の位置を異ならせた構造とすることで n チャンネル型 T F T においてもホットキャリア注入の問題とオフ電流値の問題を解決し、全ての画素内の T F T 全てを n チャンネル型 T F T としている点にも特徴がある。

【0 0 2 2】

ただし、本願発明において、スイッチング用 T F T と電流制御用 T F T を n チャンネル型 T F T に限定する必要はなく、両方又はどちらか片方に p チャンネル型 T F T を用いることも可能である。

【0 0 2 3】

スイッチング用 T F T 2 0 1 は、ソース領域 1 3、ドレイン領域 1 4、L D D 領域 1 5 a ~ 1 5 d、高濃度不純物領域 1 6 及びチャンネル形成領域 1 7 a、1 7 b を含む活性層、ゲート絶縁膜 1 8、ゲート電極 1 9 a、1 9 b、第 1 層間絶縁膜 2 0、ソース配線 2 1 並びにドレイン配線 2 2 を有して形成される。

【0 0 2 4】

また、図 2 に示すように、ゲート電極 1 9 a、1 9 b は別の材料（ゲート電極 1 9 a、1 9 b よりも低抵抗な材料）で形成されたゲート配線 2 1 1 によって電氣的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造（直列に接続された二つ以上のチャンネル形成領域を有する活性層を含む構造）であっても良い。マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本願発明では画素のスイッチング素子 2 0 1 をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。

【0025】

また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜 18 は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあらゆる導電膜を用いることができる。

【0026】

さらに、スイッチング用 TFT 201 においては、LDD 領域 15a~15d は、ゲート絶縁膜 18 を介してゲート電極 17a、17b と重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。

【0027】

なお、チャネル形成領域と LDD 領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層でなり、ゲート電圧が印加されない領域）を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。

【0028】

以上のように、マルチゲート構造の TFT を画素のスイッチング素子 201 として用いることにより、十分にオフ電流値の低いスイッチング素子を実現することができる。そのため、特開平 10-189252 号公報の図 2 のようなコンデンサーを設けなくても十分な時間（選択されてから次に選択されるまでの間）電流制御用 TFT のゲート電圧を維持しうる。

【0029】

即ち、従来、有効発光面積を狭める要因となっていたコンデンサーを排除することが可能となり、有効発光面積を広くすることが可能となる。このことは EL 表示装置の画質を明るくできることを意味する。

【0030】

次に、電流制御用 TFT 202 は、ソース領域 31、ドレイン領域 32、LDD 領域 33 及びチャネル形成領域 34 を含む活性層、ゲート絶縁膜 18、ゲート電極 35、第 1 層間絶縁膜 20、ソース配線 36 並びにドレイン配線 37 を有し

て形成される。なお、ゲート電極 35 はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0031】

図 2 に示すように、スイッチング用 T F T のドレインは電流制御用 T F T のゲートに接続されている。具体的には電流制御用 T F T 202 のゲート電極 35 はスイッチング用 T F T 201 のドレイン領域 14 とドレイン配線（接続配線とも言える）22 を介して電氣的に接続されている。また、ソース配線 36 は電源供給線 212 に接続される。

【0032】

この電流制御用 T F T 202 の特徴は、チャネル幅がスイッチング用素子 201 のチャネル幅よりも大きい点である。即ち、図 8 に示すように、スイッチング用 T F T のチャネル長を L_1 、チャネル幅を W_1 とし、電流制御用 T F T のチャネル長を L_2 、チャネル幅を W_2 とした場合、 $W_2/L_2 \geq 5 \times W_1/L_1$ （好ましくは $W_2/L_2 \geq 10 \times W_1/L_1$ ）という関係式が成り立つようにする。このため、スイッチング用 T F T よりも多くの電流を容易に流すことが可能である。

【0033】

なお、マルチゲート構造であるスイッチング用 T F T のチャネル長 L_1 は、形成された二つ以上のチャネル形成領域のそれぞれのチャネル長の総和とする。図 8 の場合、ダブルゲート構造であるので、二つのチャネル形成領域のそれぞれのチャネル長 L_{1a} 及び L_{1b} を加えたものがスイッチング用 T F T のチャネル長 L_1 となる。

【0034】

本願発明において、チャネル長 L_1 、 L_2 及びチャネル幅 W_1 、 W_2 は特定の数値範囲に限定されるものではないが、 W_1 は $0.1 \sim 5 \mu\text{m}$ （代表的には $1 \sim 3 \mu\text{m}$ ）、 W_2 は $0.5 \sim 30 \mu\text{m}$ （代表的には $2 \sim 10 \mu\text{m}$ ）とするのが好ましい。この時、 L_1 は $0.2 \sim 18 \mu\text{m}$ （代表的には $2 \sim 15 \mu\text{m}$ ）、 L_2 は $0.1 \sim 50 \mu\text{m}$ （代表的には $1 \sim 20 \mu\text{m}$ ）とするのが好ましい。

【0035】

なお、電流制御用 T F T では電流が過剰に流れることを防止するためチャンネル長 L の長さを長めに設定することが望ましい。好ましくは $W 2 / L 2 \geq 3$ （好ましくは $W 2 / L 2 \geq 5$ ）とするとよい。望ましくはは一画素あたり $0.5 \sim 2 \mu A$ （好ましくは $1 \sim 1.5 \mu A$ ）となるようにする。

【 0 0 3 6 】

これらの数値範囲とすることにより V G A クラスの画素数（ 640×480 ）を有する E L 表示装置からハイビジョンクラスの画素数（ 1920×1080 又は 1280×1024 ）を有する E L 表示装置まで、あらゆる規格を網羅することができる。

【 0 0 3 7 】

また、スイッチング用 T F T 2 0 1 に形成される L D D 領域の長さ（幅）は $0.5 \sim 3.5 \mu m$ 、代表的には $2.0 \sim 2.5 \mu m$ とすれば良い。

【 0 0 3 8 】

また、図 1 に示した E L 表示装置は、電流制御用 T F T 2 0 2 において、ドレイン領域 3 2 とチャンネル形成領域 3 4 との間に L D D 領域 3 3 が設けられ、且つ、L D D 領域 3 3 がゲート絶縁膜 1 8 を介してゲート電極 3 5 に重なっている領域と重なっていない領域とを有する点にも特徴がある。

【 0 0 3 9 】

電流制御用 T F T 2 0 2 は、E L 素子 2 0 4 を発光させるための電流を供給すると同時に、その供給量を制御して階調表示を可能とする。そのため、大電流を流しても劣化しないようにホットキャリア注入による劣化対策を講じておく必要がある。また、黒色を表示する際は、電流制御用 T F T 2 0 2 をオフ状態にしておくが、その際、オフ電流値が高いとききれいな黒色表示ができなくなり、コントラストの低下等を招く。従って、オフ電流値も抑える必要がある。

【 0 0 4 0 】

ホットキャリア注入による劣化に関しては、ゲート電極に対して L D D 領域が重なった構造が非常に効果的であることが知られている。しかしながら、L D D 領域全体をゲート電極に重ねてしまうとオフ電流値が増加してしまうため、本出願人はゲート電極に重ならない L D D 領域を直列に設けるという新規な構造によ

って、ホットキャリア対策とオフ電流値対策とを同時に解決している。

【0041】

この時、ゲート電極に重なったLDD領域の長さは0.1～3 μm （好ましくは0.3～1.5 μm ）にすれば良い。長すぎでは寄生容量を大きくしてしまい、短すぎではホットキャリアを防止する効果が弱くなってしまう。また、ゲート電極に重ならないLDD領域の長さは1.0～3.5 μm （好ましくは1.5～2.0 μm ）にすれば良い。長すぎると十分な電流を流せなくなり、短すぎるとオフ電流値を低減する効果が弱くなる。

【0042】

また、上記構造においてゲート電極とLDD領域とが重なった領域では寄生容量が形成されてしまうため、ソース領域31とチャネル形成領域34との間には設けない方が好ましい。電流制御用TFETはキャリア（ここでは電子）の流れる方向が常に同一であるので、ドレイン領域側のみにLDD領域を設けておけば十分である。

【0043】

また、流しうる電流量を多くするという観点から見れば、電流制御用TFET202の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは50～100nm、さらに好ましくは60～80nm）ことも有効である。逆に、スイッチング用TFET201の場合はオフ電流値を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは20～50nm、さらに好ましくは25～40nm）ことも有効である。

【0044】

次に、41は第1パッシベーション膜であり、膜厚は10nm～1 μm （好ましくは200～500nm）とすれば良い。材料としては、珪素を含む絶縁膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。このパッシベーション膜41は形成されたTFETをアルカリ金属や水分から保護する役割をもつ。最終的にTFETの上方に設けられるEL層にはナトリウム等のアルカリ金属が含まれている。即ち、第1パッシベーション膜41はこれらのアルカリ金属（可動イオン）をTFET側に侵入させない保護層としても働く。

【0045】

また、第1パッシベーション膜41に放熱効果を持たせることでEL層の熱劣化を防ぐことも有効である。但し、図1の構造のEL表示装置は基板11側に光が放射されるため、第1パッシベーション膜41は透光性を有することが必要である。また、EL層として有機材料を用いる場合、酸素との結合により劣化するので、酸素を放出しやすい絶縁膜は用いないことが望ましい。

【0046】

アルカリ金属の透過を妨げ、さらに放熱効果をもつ透光性材料としては、B（ホウ素）、C（炭素）、N（窒素）から選ばれた少なくとも一つの元素と、Al（アルミニウム）、Si（珪素）、P（リン）から選ばれた少なくとも一つの元素とを含む絶縁膜が挙げられる。例えば、窒化アルミニウム（ Al_xN_y ）に代表されるアルミニウムの窒化物、炭化珪素（ Si_xC_y ）に代表される珪素の炭化物、窒化珪素（ Si_xN_y ）に代表される珪素の窒化物、窒化ホウ素（ B_xN_y ）に代表されるホウ素の窒化物、リン化ホウ素（ B_xP_y ）に代表されるホウ素のリン化物を用いることが可能である。また、酸化アルミニウム（ Al_xO_y ）に代表されるアルミニウムの酸化物は透光性に優れ、熱伝導率が $20\text{ W m}^{-1}\text{ K}^{-1}$ であり、好ましい材料の一つと言える。これらの材料には上記効果だけでなく、水分の侵入を防ぐ効果もある。

【0047】

なお、上記化合物に他の元素を組み合わせることもできる。例えば、酸化アルミニウムに窒素を添加して、 AlN_xO_y で示される窒化酸化アルミニウムを用いることも可能である。この材料にも放熱効果だけでなく、水分やアルカリ金属等の侵入を防ぐ効果がある。

【0048】

また、特開昭62-90260号公報に記載された材料を用いることができる。即ち、Si、Al、N、O、Mを含む絶縁膜（但し、Mは希土類元素の少なくとも一種、好ましくはCe（セリウム）、Yb（イットルビウム）、Sm（サマリウム）、Er（エルビウム）、Y（イットリウム）、La（ランタン）、Gd（ガドリニウム）、Dy（ジスプロシウム）、Nd（ネオジウム）から選ばれた

少なくとも一つの元素)を用いることもできる。これらの材料にも放熱効果だけでなく、水分やアルカリ金属等の侵入を防ぐ効果がある。

【0049】

また、少なくともダイヤモンド薄膜又はアモルファスカーボン膜(特にダイヤモンドに特性の近いもの、ダイヤモンドライクカーボン等と呼ばれる。)を含む炭素膜を用いることもできる。これらは非常に熱伝導率が高く、放熱層として極めて有効である。但し、膜厚が厚くなると褐色を帯びて透過率が低下するため、なるべく薄い膜厚(好ましくは5~100nm)で用いることが好ましい。

【0050】

なお、第1パッシベーション膜41の目的はあくまでアルカリ金属や水分からTFTを保護することにあるので、その効果を損なうものであってはならない。従って、上記放熱効果をもつ材料からなる薄膜を単体で用いることもできるが、これらの薄膜と、アルカリ金属や水分の透過を妨げうる絶縁膜(代表的には窒化珪素膜($\text{Si} \times \text{N}_y$)や窒化酸化珪素膜($\text{SiO} \times \text{N}_y$))とを積層することは有効である。

【0051】

また、EL表示装置には大きく分けて四つのカラー化表示方式があり、RGBに対応した三種類のEL素子を形成する方式、白色発光のEL素子とカラーフィルタを組み合わせた方式、青色又は青緑発光のEL素子と蛍光体(蛍光性の色変換層:CCM)とを組み合わせた方式、陰極(対向電極)に透明電極を使用してRGBに対応したEL素子を重ねる方式、がある。

【0052】

図1の構造はRGBに対応した三種類のEL素子を形成する方式を用いた場合の例である。なお、図11には一つの画素しか図示していないが、同一構造の画素が赤、緑又は青のそれぞれの色に対応して形成され、これによりカラー表示を行うことができる。これら各色のEL層は公知の材料を採用すれば良い。

【0053】

但し、本願発明は発光方式に関わらず実施することが可能であり、上記四つの全ての方式を本願発明に用いることができる。

【0054】

また、第1パッシベーション膜41を形成したら、各TFTを覆うような形で第2層間絶縁膜（平坦化膜と言っても良い）44を形成し、TFTによってできる段差の平坦化を行う。第2層間絶縁膜44としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。勿論、十分な平坦化が可能であれば、無機膜を用いても良い。

【0055】

第2層間絶縁膜44によってTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0056】

また、45は第2パッシベーション膜であり、EL素子から拡散するアルカリ金属をブロッキングする重要な役割を担う。膜厚は5nm～1μm（典型的には20～300nm）とすれば良い。この第2パッシベーション膜45は、アルカリ金属の透過を妨げうる絶縁膜を用いる。材料としては、第1パッシベーション膜41として用いた材料を用いることができる。

【0057】

また、この第2パッシベーション膜45はEL素子で発生した熱を逃がしてEL素子に熱が蓄積しないように機能する放熱層としても機能する。また、第2層間絶縁膜44が有機樹脂膜である場合は熱に弱いため、EL素子で発生した熱が第2層間絶縁膜44に悪影響を与えないようにする。

【0058】

前述のようにEL表示装置を作製するにあたってTFTを有機樹脂膜で平坦化することは有効であるが、EL素子で発生した熱による有機樹脂膜の劣化を考慮した構造は従来なかった。本願発明では第2パッシベーション膜45を設けることによってその点を解決している点も特徴の一つと言える。

【0059】

また、第2パッシベーション膜45は上記熱による劣化を防ぐと同時に、EL

層中のアルカリ金属が T F T 側へと拡散しないようにするための保護層としても機能し、さらには E L 層側へ T F T 側から水分や酸素が侵入しないようにする保護層としても機能する。

【 0 0 6 0 】

このように T F T 側と E L 素子側とを放熱効果が高く、且つ、水分やアルカリ金属の透過を妨げうる絶縁膜で分離するという点は本願発明の重要な特徴の一つであり、従来の E L 表示装置にはない構成であると言える。

【 0 0 6 1 】

また、4 6 は透明導電膜でなる画素電極（E L 素子の陽極）であり、第 2 パッシベーション膜 4 5、第 2 層間絶縁膜 4 4 及び第 1 パッシベーション膜 4 1 にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用 T F T 2 0 2 のドレイン配線 3 7 に接続されるように形成される。

【 0 0 6 2 】

画素電極 4 6 が形成されたら、第 2 パッシベーション膜 4 5 の上に有機樹脂膜でなるバンク（bank）1 0 1 a、1 0 1 b を形成する。本実施例では感光性のポリイミド膜をスピンコーティング法により形成し、パターニングによってバンク 1 0 1 a、1 0 1 b を形成する。このバンク 1 0 1 a、1 0 1 b はインクジェット方式で E L 層を形成する際の型であり、このバンクの配置によって E L 素子の形成される場所が画定する。

【 0 0 6 3 】

そして、バンク 1 0 1 a、1 0 1 b を形成したら、次に E L 層（有機材料が好ましい）4 7 が形成される。E L 層 4 7 は単層又は積層構造で用いられるが、積層構造で用いられる場合が多い。発光層、電子輸送層、電子注入層、正孔注入層又は正孔輸送層などを組み合わせて様々な積層構造が提案されているが、本願発明ではいずれの構造であっても良い。また、E L 層に対して蛍光性色素等をドーピングしても良い。

【 0 0 6 4 】

本願発明では既に公知のあらゆる E L 材料を用いることができる。公知の材料としては、有機材料が広く知られており、駆動電圧を考慮すると有機材料を用い

るのが好ましい。有機EL材料としては、例えば、以下の米国特許又は公開公報に開示された材料を用いることができる。

【0065】

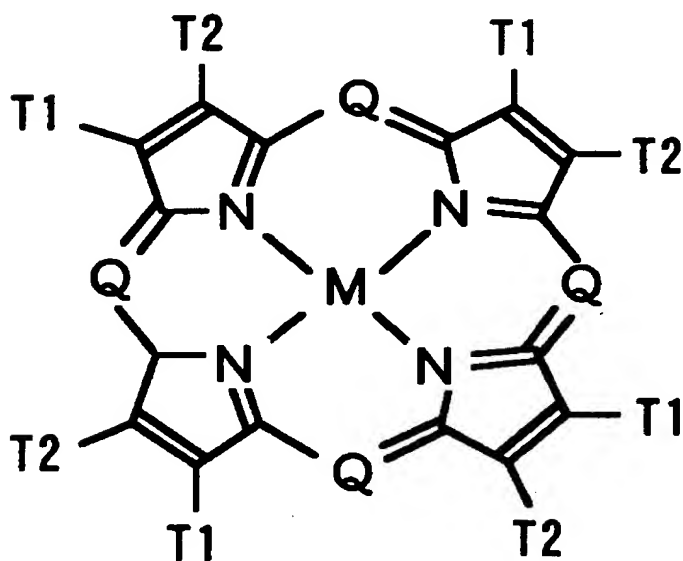
米国特許第4,356,429号、米国特許第4,539,507号、米国特許第4,720,432号、米国特許第4,769,292号、米国特許第4,885,211号、米国特許第4,950,950号、米国特許第5,059,861号、米国特許第5,047,687号、米国特許第5,073,446号、米国特許第5,059,862号、米国特許第5,061,617号、米国特許第5,151,629号、米国特許第5,294,869号、米国特許第5,294,870号、特開平10-189525号公報、特開平8-241048号公報、特開平8-78159号公報。

【0066】

具体的には、正孔注入層としての有機材料は次のような一般式で表されるものを用いることができる。

【0067】

【化1】



【0068】

ここでQはN又はC-R（炭素鎖）であり、Mは金属、金属酸化物又は金属ハ

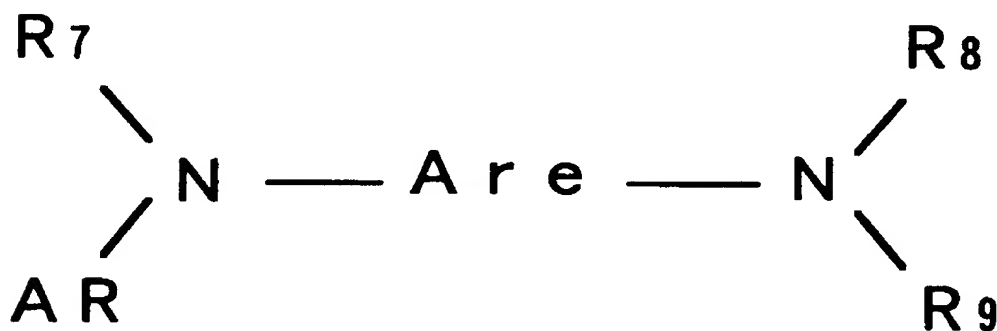
ロゲン化物であり、Rは水素、アルキル、アラルキル、アリル又はアルカリルであり、T1、T2は水素、アルキル又はハロゲンのような置換基を含む不飽和六員環である。

【0069】

また、正孔輸送層としての有機材料は芳香族第三アミンを用いることができ、好ましくは次のような一般式で表されるテトラアリルジアミンを含む。

【0070】

【化2】



【0071】

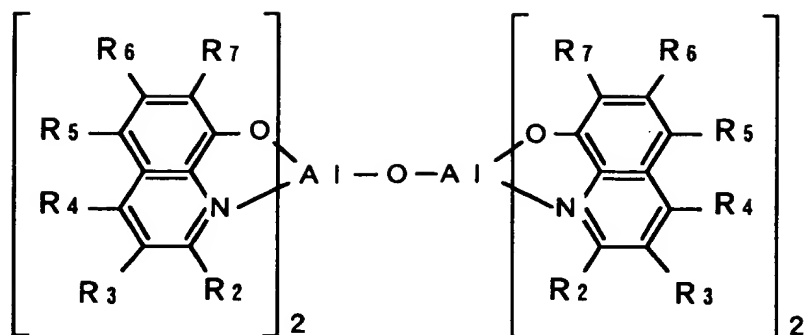
ここでAreはアリレン群であり、nは1から4の整数であり、Ar、R₇、R₈、R₉はそれぞれ選択されたアリル群である。

【0072】

また、EL層、電子輸送層又は電子注入層としての有機材料は金属オキシノイド化合物を用いることができる。金属オキシノイド化合物としては以下のような一般式で表されるものを用いれば良い。

【0073】

【化 3】

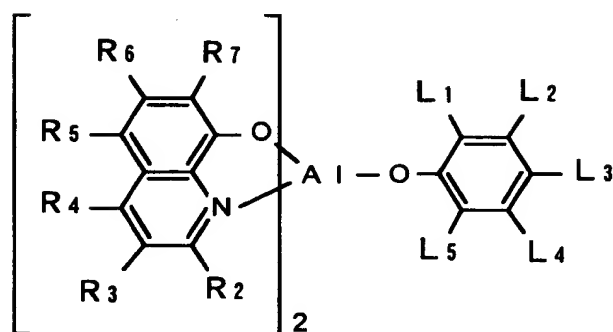


【0074】

ここでR₂—R₇は置き換え可能であり、次のような金属オキシノイド化合物を用いることもできる。

【0075】

【化 4】

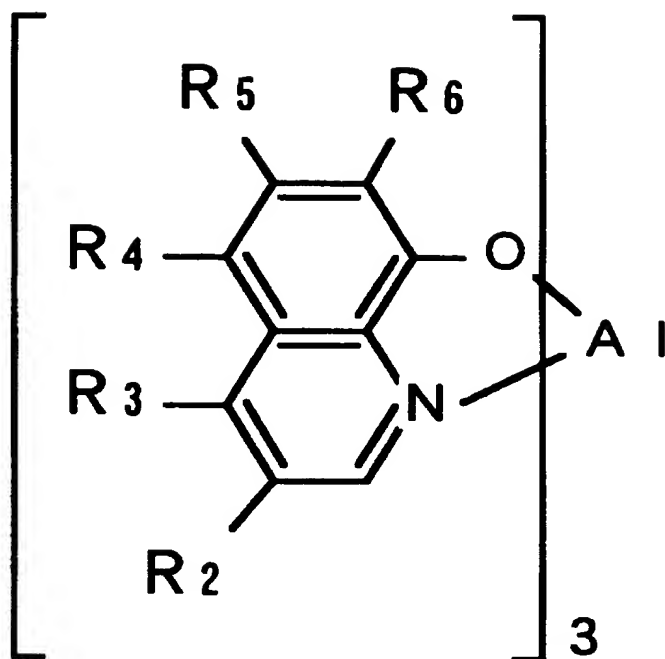


【0076】

ここでR₂—R₇は上述の定義によるものであり、L₁—L₅は1から12の炭素元素を含む炭水化物群であり、L₁、L₂又はL₂、L₃は共にベンゾ環を形成することができる。また、次のような金属オキシノイド化合物でも良い。

【0077】

【化 5】



【0078】

ここでR₂—R₆は置き換え可能である。このように有機EL材料としては有機リガンドを有する配位化合物を含む。但し、以上の例は本願発明のEL材料として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくくない。

【0079】

また、本願発明ではEL層の形成方法としてインクジェット方式を用いるため、好ましいEL材料としてはポリマー系材料が多い。代表的なポリマー系材料としては、ポリパラフェニレンビニレン（PPV）系やポリフルオレン系などの高分子材料が挙げられる。カラー化するには、例えば、赤色発光材料にはシアノポリフェニレンビニレン、緑色発光材料にはポリフェニレンビニレン、青色発光材料にはポリフェニレンビニレン及びポリアルキルフェニレンが好ましい。

【0080】

但し、以上の例は本願発明のEL材料として用いることのできる有機EL材料の一例であって、これに限定する必要はまったくくない。インクジェット法に使用

できる有機 E L 材料については、特開平 1 0 - 0 1 2 3 7 7 号公報に記載されている材料を全て引用することができる。

【0081】

なお、インクジェット方式はバブルジェット方式（サーマルインクジェット方式ともいう）とピエゾ方式とに大別されるが、本願発明を実施するにはピエゾ方式が望ましい。両者の違いについて図 1 9 を用いて説明する。

【0082】

図 1 9（A）はピエゾ方式の例であり、1901 はピエゾ素子（圧電素子）、1902 は金属パイプ、1903 はインク材料と E L 材料の混合液（以下、E L 形成溶液という）である。電圧がかかるとピエゾ素子に変形し、金属パイプ 1902 も変形する。その結果、内部の E L 形成溶液 1903 は液滴 1904 として発射される。このようにピエゾ素子にかかる電圧を制御することで E L 形成溶液の塗布を行う。この場合、E L 形成溶液 1903 は物理的な外圧によって押し出されるため、組成等になんら影響はない。

【0083】

図 1 9（B）はバブルジェット方式の例であり、1905 は発熱体、1906 は金属パイプ、1907 は E L 形成溶液である。通電されると発熱体 1905 が発熱し、E L 形成溶液 1907 中に気泡 1908 が発生する。その結果、気泡によって E L 形成溶液 1907 は押し出され、液滴 1909 として発射される。このように発熱体への電流を制御することで E L 形成溶液の塗布を行う。この場合、E L 形成溶液 1907 は発熱体によって熱せられるため、E L 材料の組成によっては悪影響を与える可能性がある。

【0084】

また、実際にデバイス上にインクジェット方式を用いて E L 材料を塗布形成すると図 2 0 に示すような形で E L 層が形成される。図 2 0 において、91 は画素部、92、93 は駆動回路であり、画素部 91 には複数の画素電極 94 が形成されている。図示されないが、各画素電極はそれぞれ電流制御用 T F T に接続されている。また、実際には画素電極 94 を個々に分離するバンク（図 1 参照）が設けられているが、ここでは図示しない。

【0085】

そして、インクジェット方式により赤色発光のEL層95、緑色発光のEL層96、青色発光のEL層97を形成する。このとき、まず赤色発光のEL層95を全て形成した後で、順次緑色発光のEL層96、青色発光のEL層97を形成すれば良い。また、EL形成溶液に含まれる溶媒を除去するためにベーク（焼成）処理が必要である。このベーク処理は全てのEL層を形成した後で行っても良いし、各色のEL層が形成し終えた時点で個別に行っても良い。

【0086】

また、EL層を形成する際、図20に示すように、赤色発光のEL層95が形成される画素（赤色に対応する画素）、緑色発光のEL層96が形成される画素（緑色に対応する画素）及び青色発光のEL層97が形成される画素（青色に対応する画素）が、常に各色が互いに接するような状態となるようにする。

【0087】

このような配置はいわゆるデルタ配置と呼ばれるものであり、良好なカラー表示を行う上で有効である。インクジェット方式の利点は、各色のEL層を個々に打ち分けることができる点にあるため、デルタ配置の画素部を有するEL表示装置に用いることが最も好ましい実施形態と言える。

【0088】

また、EL層47を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行うことが望ましい。EL層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、ドライ窒素雰囲気、ドライアルゴン雰囲気等が好ましい。

【0089】

以上のようにしてEL層47をインクジェット方式により形成したら、次に陰極48、保護電極49が形成される。また、本明細書中では、画素電極（陽極）、EL層及び陰極で形成される発光素子をEL素子と呼ぶ。

【0090】

陰極48としては、仕事関数の小さいマグネシウム（Mg）、リチウム（Li）若しくはカルシウム（Ca）を含む材料を用いる。好ましくはMgAg（Mg

と Al を Mg : Ag = 10 : 1 で混合した材料) でなる電極を用いれば良い。他にも Mg Ag Al 電極、Li Al 電極、また、Li F Al 電極が挙げられる。また、保護電極 49 は陰極 48 を外部の水分等から保護膜するために設けられる電極であり、アルミニウム (Al) 若しくは銀 (Ag) を含む材料が用いられる。この保護電極 48 には放熱効果もある。

【0091】

なお、EL 層 47 及び陰極 48 は大気解放せずに乾燥された不活性雰囲気中で連続的に形成することが望ましい。これは EL 層として有機材料を用いる場合、水分に非常に弱いため、大気解放した時の吸湿を避けるためである。さらに、EL 層 47 及び陰極 48 だけでなく、その上の保護電極 49 まで連続形成するとさらに良い。

【0092】

また、50 は第 3 パッシベーション膜であり、膜厚は 10 nm ~ 1 μ m (好ましくは 200 ~ 500 nm) とすれば良い。第 3 パッシベーション膜 50 を設ける目的は、EL 層 47 を水分から保護する目的が主であるが、第 2 パッシベーション膜 45 と同様に放熱効果をもたせても良い。従って、形成材料としては第 1 パッシベーション膜 41 と同様のものを用いることができる。但し、EL 層 47 として有機材料を用いる場合、酸素との結合により劣化する可能性があるので、酸素を放出しやすい絶縁膜は用いないことが望ましい。

【0093】

また、上述のように EL 層は熱に弱いので、なるべく低温 (好ましくは室温から 120℃ までの温度範囲) で成膜するのが望ましい。従って、プラズマ CVD 法、スパッタ法、真空蒸着法、イオンプレーティング法又は溶液塗布法 (スピニング法) が望ましい成膜方法と言える。

【0094】

このように、第 2 パッシベーション膜 45 を設けるだけでも十分に EL 素子の劣化を抑制することはできるが、さらに好ましくは EL 素子を第 2 パッシベーション膜 45 及び第 2 パッシベーション膜 50 というように EL 素子を挟んで形成された二層の絶縁膜によって囲み、EL 層への水分、酸素の侵入を防ぎ、EL 層

からのアルカリ金属の拡散を防ぎ、E L 層への熱の蓄積を防ぐ。その結果、E L 層の劣化がさらに抑制されて信頼性の高いE L 表示装置が得られる。

【0095】

また、本願発明のE L 表示装置は図1のような構造の画素からなる画素部を有し、画素内において機能に応じて構造の異なるT F T が配置されている。これによりオフ電流値の十分に低いスイッチング用T F T と、ホットキャリア注入に強い電流制御用T F T とが同じ画素内に形成でき、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）E L 表示装置が得られる。

【0096】

なお、図1の画素構造においてスイッチング用T F T としてマルチゲート構造のT F T を用いているが、L D D 領域の配置等の構成に関しては図1の構成に限定する必要はない。

【0097】

以上の構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【0098】

〔実施例1〕

本発明の実施例について図3～図5を用いて説明する。ここでは、画素部とその周辺に設けられる駆動回路部のT F T を同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるC M O S 回路を図示することとする。

【0099】

まず、図3（A）に示すように、ガラス基板300上に下地膜301を300nmの厚さに形成する。本実施例では下地膜302として窒化酸化珪素膜を積層して用いる。この時、ガラス基板300に接する方の窒素濃度を10～25wt %としておく和良好的。

【0100】

また、下地膜301の一部として、図1に示した第1パッシベーション膜41と同様の材料からなる絶縁膜を設けることは有効である。電流制御用T F T は大

電流を流すことになるので発熱しやすく、なるべく近いところに放熱効果のある絶縁膜を設けておくことは有効である。

【0101】

次に下地膜 301 の上に 50 nm の厚さの非晶質珪素膜（図示せず）を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は 20 ～ 100 nm の厚さであれば良い。

【0102】

そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜（多結晶シリコン膜若しくはポリシリコン膜ともいう）302 を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、XeCl ガスを用いたエキシマレーザー光を用いて結晶化する。

【0103】

なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0104】

本実施例では結晶質珪素膜を TFT の活性層として用いるが、非晶質珪素膜を用いることも可能である。しかし、電流制御用 TFT は大電流を流す必要性があるため、電流を流しやすい結晶質珪素膜を用いた方が有利である。

【0105】

なお、オフ電流を低減する必要があるスイッチング用 TFT の活性層を非晶質珪素膜で形成し、電流制御用 TFT の活性層を結晶質珪素膜で形成することは有効である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【0106】

次に、図 3 (B) に示すように、結晶質珪素膜 302 上に酸化珪素膜でなる保護膜 303 を 130 nm の厚さに形成する。この厚さは 100 ~ 200 nm (好ましくは 130 ~ 170 nm) の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜 303 は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【0107】

そして、その上にレジストマスク 304a、304b を形成し、保護膜 303 を介して n 型を付与する不純物元素 (以下、n 型不純物元素という) を添加する。なお、n 型不純物元素としては、代表的には 15 族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン (PH_3) を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを $1 \times 10^{18} \text{atoms/cm}^3$ の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【0108】

この工程により形成される n 型不純物領域 305、306 には、n 型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19} \text{atoms/cm}^3$ (代表的には $5 \times 10^{17} \sim 5 \times 10^{18} \text{atoms/cm}^3$) の濃度で含まれるようにドーズ量を調節する。

【0109】

次に、図 3 (C) に示すように、保護膜 303 を除去し、添加した 15 族に属する元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜 303 をつけたままレーザー光を照射しても良い。

【0110】

なお、このレーザー光による不純物元素の活性化に際して、熱処理による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考

慮して 4 5 0 ~ 5 5 0 °C 程度の熱処理を行えば良い。

【0 1 1 1】

この工程により n 型不純物領域 3 0 5、3 0 6 の端部、即ち、n 型不純物領域 3 0 5、3 0 6 の周囲に存在する n 型不純物元素を添加していない領域との境界部（接合部）が明確になる。このことは、後に T F T が完成した時点において、L D D 領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【0 1 1 2】

次に、図 3（D）に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜（以下、活性層という）3 0 7 ~ 3 1 0 を形成する。

【0 1 1 3】

次に、図 3（E）に示すように、活性層 3 0 7 ~ 3 1 0 を覆ってゲート絶縁膜 3 1 1 を形成する。ゲート絶縁膜 3 1 1 としては、1 0 ~ 2 0 0 n m、好ましくは 5 0 ~ 1 5 0 n m の厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では 1 1 0 n m 厚の窒化酸化珪素膜を用いる。

【0 1 1 4】

次に、2 0 0 ~ 4 0 0 n m 厚の導電膜を形成し、パターニングしてゲート電極 3 1 2 ~ 3 1 6 を形成する。なお、本実施例ではゲート電極と、ゲート電極に電氣的に接続された引き回しのための配線（以下、ゲート配線という）とを別の材料で形成する。具体的にはゲート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成してしまっても構わない。

【0 1 1 5】

また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には 2 μ m 以下の線幅にパターニング可能な材料が好ましい。

【0 1 1 6】

代表的には、タンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、クロム (Cr)、導電性を有するシリコン (Si) から選ばれた元素でなる膜、または前記元素の窒化物膜 (代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜)、または前記元素を組み合わせた合金膜 (代表的には Mo-W 合金、Mo-Ta 合金)、または前記元素のシリサイド膜 (代表的にはタングステンシリサイド膜、チタンシリサイド膜) を用いることができる。勿論、単層で用いても積層して用いても良い。

【0117】

本実施例では、50nm厚の窒化タンタル (Ta₂N₃) 膜と、350nm厚の Ta 膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとして Xe、Ne 等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【0118】

またこの時、ゲート電極 313、316 はそれぞれ n 型不純物領域 305、306 の一部とゲート絶縁膜 311 を介して重なるように形成する。この重なった部分が後にゲート電極と重なった LDD 領域となる。

【0119】

次に、図 4 (A) に示すように、ゲート電極 312～316 をマスクとして自己整合的に n 型不純物元素 (本実施例ではリン) を添加する。こうして形成される不純物領域 317～323 には n 型不純物領域 305、306 の $1/2 \sim 1/10$ (代表的には $1/3 \sim 1/4$) の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ (典型的には $3 \times 10^{17} \sim 3 \times 10^{18} \text{ atoms/cm}^3$) の濃度が好ましい。

【0120】

次に、図 4 (B) に示すように、ゲート電極等を覆う形でレジストマスク 324a～324c を形成し、n 型不純物元素 (本実施例ではリン) を添加して高濃度にリンを含む不純物領域 325～331 を形成する。ここでもフォスフィン (PH₃) を用いたイオンドープ法で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ (代表的には $2 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$) となるよう

に調節する。

【0121】

この工程によってnチャネル型TFTのソース領域若しくはドレイン領域が形成されるが、スイッチング用TFTでは、図4（A）の工程で形成したn型不純物領域320～322の一部を残す。この残された領域が、図1におけるスイッチング用TFTのLDD領域15a～15dに対応する。

【0122】

次に、図4（C）に示すように、レジストマスク324a～324cを除去し、新たにレジストマスク332を形成する。そして、p型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含む不純物領域333、334を形成する。ここではジボラン（ B_2H_6 ）を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $5 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ ）濃度となるようにボロンを添加する。

【0123】

なお、不純物領域333、334には既に $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にP型に反転し、P型の不純物領域として機能する。

【0124】

次に、レジストマスク332を除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーネスアニール法、レーザーアニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、 550°C 、4時間の熱処理を行う。

【0125】

このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は1ppm以下、好ましくは0.1ppm以下とすることが望ましい。

【0 1 2 6】

次に、活性化工程が終了したら 3 0 0 n m 厚のゲート配線 3 3 5 を形成する。ゲート配線 3 3 5 の材料としては、アルミニウム (A l) 又は銅 (C u) を主成分 (組成として 5 0 ~ 1 0 0 % を占める。) とする金属膜を用いれば良い。配置としては図 2 のゲート配線 2 1 1 のように、スイッチング用 T F T のゲート電極 3 1 4、3 1 5 (図 2 のゲート電極 1 9 a、1 9 b に相当する) を電氣的に接続するように形成する。(図 4 (D))

【0 1 2 7】

このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域 (画素部) を形成することができる。即ち、画面の大きさが対角 1 0 インチ以上 (さらには 3 0 インチ以上) の E L 表示装置を実現する上で、本実施例の画素構造は極めて有効である。

【0 1 2 8】

次に、図 5 (A) に示すように、第 1 層間絶縁膜 3 3 6 を形成する。第 1 層間絶縁膜 3 3 6 としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は 4 0 0 n m ~ 1 . 5 μ m とすれば良い。本実施例では、2 0 0 n m 厚の窒化酸化珪素膜の上に 8 0 0 n m 厚の酸化珪素膜を積層した構造とする。

【0 1 2 9】

さらに、3 ~ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ~ 4 5 0 $^{\circ}$ C で 1 ~ 1 2 時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不對結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化 (プラズマにより励起された水素を用いる) を行っても良い。

【0 1 3 0】

なお、水素化処理は第 1 層間絶縁膜 3 3 6 を形成する間に入れても良い。即ち、2 0 0 n m 厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り 8 0 0 n m 厚の酸化珪素膜を形成しても構わない。

【0 1 3 1】

次に、第 1 層間絶縁膜 3 3 6 に対してコンタクトホールを形成し、ソース配線

337～340と、ドレイン配線341～343を形成する。なお、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0132】

次に、50～500nm（代表的には200～300nm）の厚さで第1パッシベーション膜344を形成する。本実施例では第1パッシベーション膜344として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。勿論、図1の第1パッシベーション膜41と同様の材料を用いることが可能である。

【0133】

なお、窒化酸化珪素膜の形成に先立って H_2 、 NH_3 等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜336に供給され、熱処理を行うことで、第1パッシベーション膜344の膜質が改善される。それと同時に、第1層間絶縁膜336に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【0134】

次に、有機樹脂からなる第2層間絶縁膜347を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第2層間絶縁膜346は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではTFEによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1～5 μm （さらに好ましくは2～4 μm ）とすれば良い。

【0135】

次に、第2層間絶縁膜347上に100nm厚の第2パッシベーション膜348を形成する。本実施例ではSi、Al、N、O及びLaを含む絶縁膜を用いるため、その上に設けられるEL層からのアルカリ金属の拡散を防止することができる。また、同時にEL層に水分を侵入させず、且つ、EL層で発生した熱を分散させて、熱によるEL層の劣化や平坦化膜（第2層間絶縁膜）の劣化を抑制す

ることができる。

【0136】

そして、第2パッシベーション膜348、第2層間絶縁膜347及び第1パッシベーション膜344にドレイン配線343に達するコンタクトホールを形成し、画素電極349を形成する。本実施例では酸化インジウム・スズ（ITO）膜を110nmの厚さに形成し、パターニングを行って画素電極とする。この画素電極349がEL素子の陽極となる。なお、他の材料として、酸化インジウム・チタン膜や酸化インジウム・亜鉛膜を用いることも可能である。

【0137】

なお、本実施例では画素電極349がドレイン配線343を介して電流制御用TFTのドレイン領域331へと電氣的に接続された構造となっている。この構造には次のような利点がある。

【0138】

画素電極349はEL層（発光層）や電荷輸送層などの有機材料に直接接することになるため、EL層等に含まれた可動イオンが画素電極中を拡散する可能性がある。即ち、本実施例の構造は画素電極349を直接活性層の一部であるドレイン領域331へ接続せず、ドレイン配線343を中継することによって活性層中への可動イオンの侵入を防ぐことができる。

【0139】

次に、図5（C）に示すように、EL層350をインクジェット方式により形成し、さらに大気解放しないで陰極（MgAg電極）351、保護電極352を形成する。このときEL層350及び陰極351を形成するに先立って画素電極349に対して熱処理を施し、水分を完全に除去しておくことが望ましい。なお、本実施例ではEL素子の陰極としてMgAg電極を用いるが、公知の他の材料であっても良い。

【0140】

なお、EL層350としては【発明の実施の形態】の欄で説明した材料を用いることができる。本実施例では図21に示すように、正孔注入層（Hole injecting layer）、正孔輸送層（Hole transporting layer）、発光層（Emitting layer）

r) 及び電子輸送層 (Electron transporting layer) でなる 4 層構造を EL 層とするが、電子輸送層を設けない場合もあるし、電子注入層を設ける場合もある。また、正孔注入層を省略する場合もある。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

【0141】

正孔注入層又は正孔輸送層としてはアミン系の TPD (トリフェニルアミン誘導体) を用いればよく、他にもヒドラゾン系 (代表的には DEH)、スチルベン系 (代表的には STB)、スターバスト系 (代表的には m-MTDATA) 等を用いることができる。特にガラス転移温度が高く結晶化しにくいスターバスト系材料が好ましい。

【0142】

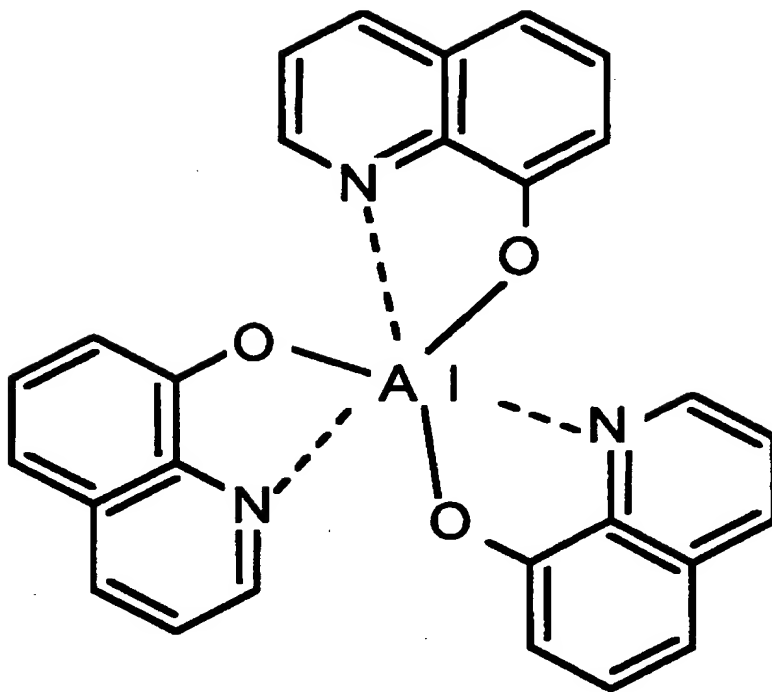
発光層としては赤色発光層としては BPFC、ペリレン、DCM が用いることができるが、特に $\text{Eu}(\text{DBM})_3(\text{Phen})$ で示される Eu 錯体 (J.Kido et al., Appl. Phys., vol. 35, pp. L394-396, 1996 に詳しい。) は 620 nm の波長に鋭い発光をもち単色性が高い。

【0143】

また、緑色発光層として代表的には Alq_3 (8-hydroxyquinoline aluminium) に数モル%のキナクリドン又はクマリンを添加した材料を用いることができる。化学式は以下のようなになる。

【0144】

【化 6】



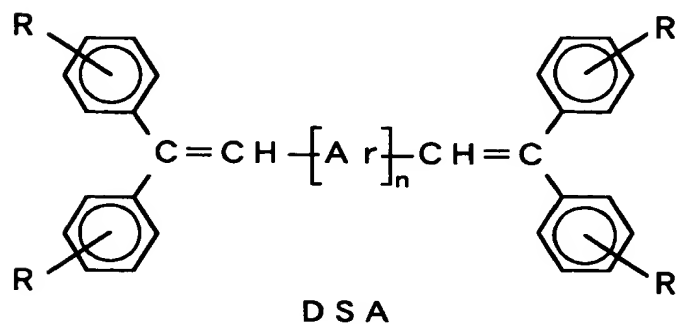
A l q 3

【0145】

また、青色発光層として代表的にはD S A（ジスチルアリーレン誘導体）にアミノ置換D S Aを添加したジスチルアリーレンアミン誘導体を用いることができる。特に、性能の高い材料であるジスチルルビフェニル（D P V B i）を用いることが好ましい。化学式は以下のようなになる。

【0146】

【化 7】



【0147】

また、保護電極352でもEL層350を水分や酸素から保護することは可能であるが、さらに好ましくは第3パッシベーション膜353を設けると良い。本実施例では第3パッシベーション膜353として300nm厚の窒化珪素膜を設ける。この第3パッシベーション膜も保護電極352の後に大気解放しないで連続的に形成しても構わない。勿論、第3パッシベーション膜353としては、図1の第3パッシベーション膜50と同一の材料を用いることができる。

【0148】

また、保護電極352はMgAg電極351の劣化を防ぐために設けられ、アルミニウムを主成分とする金属膜が代表的である。勿論、他の材料でも良い。また、EL層350、MgAg電極351は非常に水分に弱いので、保護電極352までを大気解放しないで連続的に形成し、外気からEL層を保護することが望ましい。

【0149】

なお、EL層350の膜厚は10～400nm（典型的には60～160nm）、MgAg電極351の厚さは180～300nm（典型的には200～250nm）とすれば良い。また、EL層350を積層構造とする場合、各層の膜厚は10～100nmの範囲とすれば良い。

【0150】

こうして図5（C）に示すような構造のアクティブマトリクス型EL表示装置が完成する。ところで、本実施例のアクティブマトリクス型EL表示装置は、画素部だけでなく駆動回路部にも最適な構造のTFTを配置することにより、非常に高い信頼性を示し、動作特性も向上する。

【0151】

まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有するTFTを、駆動回路を形成するCMOS回路のnチャネル型TFT205として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路（サンプル及びホールド回路）などが含まれる。デジタル駆動を行う場合には、D/Aコンバータなどの信号変換回路も含

まれうる。

【0 1 5 2】

本実施例の場合、図 5 (C) に示すように、n チャネル型 2 0 5 の活性層は、ソース領域 3 5 5、ドレイン領域 3 5 6、LDD 領域 3 5 7 及びチャネル形成領域 3 5 8 を含み、LDD 領域 3 5 7 はゲート絶縁膜 3 1 1 を介してゲート電極 3 1 3 と重なっている。

【0 1 5 3】

ドレイン領域側のみに LDD 領域を形成しているのは、動作速度を落とさないための配慮である。また、この n チャネル型 TFT 2 0 5 はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方がよい。従って、LDD 領域 3 5 7 は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0 1 5 4】

また、CMOS 回路の p チャネル型 TFT 2 0 6 は、ホットキャリア注入による劣化が殆ど気にならないので、特に LDD 領域を設けなくても良い。勿論、n チャネル型 TFT 2 0 5 と同様に LDD 領域を設け、ホットキャリア対策を講じることが可能である。

【0 1 5 5】

なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用 TFT と電流制御用 TFT の中間程度の機能を有する TFT を配置することが望ましい。

【0 1 5 6】

従って、サンプリング回路を形成する n チャネル型 TFT は、図 9 に示すような構造の TFT を配置することが望ましい。図 9 に示すように、LDD 領域 9 0 1 a、9 0 1 b の一部がゲート絶縁膜 9 0 2 を介してゲート電極 9 0 3 と重なる。この効果は電流制御用 TFT 2 0 2 の説明で述べた通りであり、サンプリング回路の場合はチャネル形成領域 9 0 4 を挟む形で設ける点異なる。

【0157】

また、図1に示したような構造の画素を形成して画素部を形成している。画素内に形成されるスイッチング用TFT及び電流制御用TFTの構造については、図1で既に説明したのでここでの説明は省略する。

【0158】

なお、実際には図5(C)まで完成したら、さらに外気に曝されないように気密性の高い保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）やセラミックス製シーリングカンなどのハウジング材でパッケージング（封入）することが好ましい。その際、ハウジング材の内部を不活性雰囲気にしたり、内部に吸湿性材料（例えば酸化バリウム）を配置することでEL層の信頼性（寿命）が向上する。

【0159】

また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ（フレキシブルプリントサーキット：FPC）を取り付けて製品として完成する。このような出荷できる状態にまでしたEL表示装置を本明細書中ではELモジュールという。

【0160】

ここで本実施例のアクティブマトリクス型EL表示装置の構成を図6の斜視図を用いて説明する。本実施例のアクティブマトリクス型EL表示装置は、ガラス基板601上に形成された、画素部602と、ゲート側駆動回路603と、ソース側駆動回路604で構成される。画素部のスイッチング用TFT605はnチャンネル型TFTであり、ゲート側駆動回路603に接続されたゲート配線606、ソース側駆動回路604に接続されたソース配線607の交点に配置されている。また、スイッチング用TFT605のドレインは電流制御用TFT608のゲートに接続されている。

【0161】

さらに、電流制御用TFT606のソース側は電源供給線609に接続される。本実施例のような構造では、電源供給線609には接地電位（アース電位）が

与えられている。また、電流制御用TFT608のドレインにはEL素子610が接続されている。また、このEL素子610のカソードには所定の電圧（本実施例では10～12V）が加えられる。

【0162】

そして、外部入出力端子となるFPC611には駆動回路まで信号を伝達するための入出力配線（接続配線）612、613、及び電源供給線609に接続された入出力配線614が設けられている。

【0163】

また、図6に示したEL表示装置の回路構成の一例を図7に示す。本実施例のEL表示装置は、ソース側駆動回路701、ゲート側駆動回路（A）707、ゲート側駆動回路（B）711、画素部706を有している。なお、本明細書中において、駆動回路とはソース側処理回路およびゲート側駆動回路を含めた総称である。

【0164】

ソース側駆動回路701は、シフトレジスタ702、レベルシフタ703、バッファ704、サンプリング回路（サンプル及びホールド回路）705を備えている。また、ゲート側駆動回路（A）707は、シフトレジスタ708、レベルシフタ709、バッファ710を備えている。ゲート側駆動回路（B）711も同様な構成である。

【0165】

ここでシフトレジスタ702、708は駆動電圧が5～16V（代表的には10V）であり、回路を形成するCMOS回路に使われるnチャネル型TFTは図5（C）の205で示される構造が適している。

【0166】

また、レベルシフタ703、909、バッファ704、710は、駆動電圧は14～16Vと高くなるが、シフトレジスタと同様に、図5（C）のnチャネル型TFT205を含むCMOS回路が適している。なお、ゲート配線をダブルゲート構造、トリプルゲート構造といったマルチゲート構造とすることは、各回路の信頼性を向上させる上で有効である。

【0167】

また、サンプリング回路705は駆動電圧が14～16Vであるが、ソース領域とドレイン領域が反転する上、オフ電流値を低減する必要があるので、図9のnチャネル型TFT208を含むCMOS回路が適している。

【0168】

また、画素部706は駆動電圧が14～16Vであり、図1に示した構造の画素を配置する。

【0169】

なお、上記構成は、図3～5に示した作製工程に従ってTFTを作製することによって容易に実現することができる。また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の作製工程に従えば、その他にも信号分割回路、D/Aコンバータ回路、オペアンプ回路、 γ 補正回路など駆動回路以外の論理回路を同一基板上に形成することが可能であり、さらにはメモリ部やマイクロプロセッサ等を形成しうると考えている。

【0170】

さらに、ハウジング材をも含めた本実施例のELモジュールについて図17(A)、(B)を用いて説明する。なお、必要に応じて図6、図7で用いた符号を引用することにする。

【0171】

基板(TFTの下の下地膜を含む)1700上には画素部1701、ソース側駆動回路1702、ゲート側駆動回路1703が形成されている。それぞれの駆動回路からの各種配線は、入出力配線612～614を経てFPC611に至り外部機器へと接続される。

【0172】

このとき少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにしてハウジング材1704を設ける。なお、ハウジング材1704はEL素子の外寸よりも内寸が大きい凹部を有する形状又はシート形状であり、接着剤1705によって、基板1700と共同して密閉空間を形成するようにして基板1700に固着される。このとき、EL素子は完全に前記密閉空間に封入された状態となり

、外気から完全に遮断される。なお、ハウジング材 1704 は複数設けても構わない。

【0173】

また、ハウジング材 1704 の材質はガラス、ポリマー等の絶縁性物質が好ましい。例えば、非晶質ガラス（硼硅酸塩ガラス、石英等）、結晶化ガラス、セラミックスガラス、有機系樹脂（アクリル系樹脂、スチレン系樹脂、ポリカーボネート系樹脂、エポキシ系樹脂等）、シリコン系樹脂が挙げられる。また、セラミックスを用いても良い。また、接着剤 1705 が絶縁性物質であるならステンレス合金等の金属材料を用いることも可能である。

【0174】

また、接着剤 1705 の材質は、エポキシ系樹脂、アクリレート系樹脂等の接着剤を用いることが可能である。さらに、熱硬化性樹脂や光硬化性樹脂を接着剤として用いることもできる。但し、可能な限り酸素、水分を透過しない材質であることが必要である。

【0175】

さらに、ハウジング材と基板 1700 との間の空隙 1706 は不活性ガス（アルゴン、ヘリウム、窒素等）を充填しておくことが望ましい。また、ガスに限らず不活性液体（パーフルオロアルカンに代表されるの液状フッ素化炭素等）を用いることも可能である。不活性液体に関しては特開平 8-78519 号で用いられているような材料で良い。

【0176】

また、空隙 1706 に乾燥剤を設けておくことも有効である。乾燥剤としては特開平 9-148066 号公報に記載されているような材料を用いることができる。典型的には酸化バリウムを用いれば良い。

【0177】

また、図 17 (B) に示すように、画素部には個々に孤立した EL 素子を有する複数の画素が設けられ、それらは全て保護電極 1707 を共通電極として有している。本実施例では、EL 層、陰極 (MgAg 電極) 及び保護電極を大気解放しないで連続形成することが好ましいとしたが、EL 層と陰極とを同じマスク材

を用いて形成し、保護電極だけ別のマスク材で形成すれば図 17 (B) の構造を実現することができる。

【0178】

このとき、EL 層と陰極は画素部のみ設ければよく、駆動回路の上に設ける必要はない。勿論、駆動回路上に設けられていても問題とはならないが、EL 層にアルカリ金属が含まれていることを考慮すると設けない方が好ましい。

【0179】

なお、保護電極 1707 は 1708 で示される領域において、入出力配線 1709 に接続される。入出力配線 1709 は保護電極 1707 に所定の電圧（本実施例では接地電位、具体的には 0 V）を与えるための電源供給線であり、導電性ペースト材料 1710 を介して FPC 611 に接続される。

【0180】

ここで領域 1708 におけるコンタクト構造を実現するための作製工程を図 18 を用いて説明する。

【0181】

まず、本実施例の工程に従って図 5 (A) の状態を得る。このとき、基板端部（図 17 (B) において 1708 で示される領域）において第 1 層間絶縁膜 336 及びゲート絶縁膜 311 を除去し、その上に入出力配線 1709 を形成する。勿論、図 5 (A) のソース配線及びドレイン配線と同時に形成される。（図 18 (A)）

【0182】

次に、図 5 (B) において第 2 パッシベーション膜 348、第 2 層間絶縁膜 347 及び第 1 パッシベーション膜 344 をエッチングする際に、1801 で示される領域を除去し、且つ開孔部 1802 を形成する。（図 18 (B)）

【0183】

この状態で画素部では EL 素子の形成工程（画素電極、EL 層及び陰極の形成工程）が行われる。この際、図 18 に示される領域ではマスク材を用いて EL 素子が形成されないようにする。そして、陰極 350 を形成した後、別のマスク材を用いて保護電極 350 を形成する。これにより保護電極 350 と入出力配線 1

801とが電氣的に接続される。さらに、第3パッシベーション膜353を設けて図18(C)の状態を得る。

【0184】

以上の工程により図17(B)の1708で示される領域のコンタクト構造が実現される。そして、入出力配線1709はハウジング材1704と基板1700との間を隙間（但し接着剤1705で充填されている。即ち、接着剤1705は入出力配線の段差を十分に平坦化しうる厚さが必要である。）を通過してFPC611に接続される。なお、ここでは入出力配線1709について説明したが、他の出力配線612～614も同様にしてハウジング材1704の下を通過してFPC611に接続される。

【0185】

〔実施例2〕

本実施例では、画素の構成を図2(B)に示した構成と異なるものとした例を図10に示す。

【0186】

本実施例では、図2(B)に示した二つの画素を、接地電位を与えるための電源供給線212について対称となるように配置する。即ち、図10に示すように、電源供給線213を隣接する二つの画素間で共通化することで、必要とする配線の本数を低減することができる。なお、画素内に配置されるTFT構造等はそのままが良い。

【0187】

このような構成とすれば、より高精細な画素部を作製することが可能となり、画像の品質が向上する。

【0188】

なお、本実施例の構成は実施例1の作製工程に従って容易に実現可能であり、TFT構造等に関しては実施例1や図1の説明を参照すれば良い。

【0189】

〔実施例3〕

本実施例では、図1と異なる構造の画素部を形成する場合について図11を用

いて説明する。なお、第 2 層間絶縁膜 4 4 を形成する工程までは実施例 1 に従えば良い。また、第 2 層間絶縁膜 4 4 で覆われたスイッチング用 T F T 2 0 1、電流制御用 T F T 2 0 2 は図 1 と同じ構造であるので、ここでの説明は省略する。

【0 1 9 0】

本実施例の場合、第 2 パッシベーション膜 4 5、第 2 層間絶縁膜 4 4 及び第 1 パッシベーション膜 4 1 に対してコンタクトホールを形成したら、画素電極 5 1、バンク 1 0 3 a、1 0 3 b を形成した後、陰極 5 2 及び E L 層 5 3 を形成する。本実施例では陰極 5 2 を真空蒸着法で形成した後、大気解放しないで乾燥された不活性雰囲気を維持したままインクジェット方式により E L 層 5 3 を形成する。この際、バンク 1 0 3 a、1 0 3 b により選択的に赤色発光の E L 層、緑色発光の E L 層、青色発光の E L 層が別々の画素に形成される。なお、図 1 1 には一つの画素しか図示していないが、同一構造の画素が赤、緑又は青のそれぞれの色に対応して形成され、これによりカラー表示を行うことができる。これら各色の E L 層は公知の材料を採用すれば良い。

【0 1 9 1】

本実施例では画素電極 5 1 として、1 5 0 n m 厚のアルミニウム合金膜（1 w t % のチタンを含有したアルミニウム膜）を設ける。なお、画素電極の材料としては金属材料であれば如何なる材料でも良いが、反射率の高い材料であることが好ましい。また、陰極 5 2 として 2 3 0 n m 厚の M g A g 電極を用い、E L 層 5 3 の膜厚は 9 0 n m（下から電子輸送層 2 0 n m、発光層 4 0 n m、正孔輸送層 3 0 n m）とする。

【0 1 9 2】

次に、珪素を含む絶縁膜を 2 0 0 ~ 5 0 0 n m（典型的には 2 5 0 ~ 3 0 0 n m）の厚さに形成し、パターンニングによって開口部を有する保護膜 5 4 を形成する。そして、その上に透明導電膜（本実施例では I T O 膜）でなる陽極 5 5 を 1 1 0 n m の厚さに形成する。こうして E L 素子 2 0 9 が形成され、実施例 1 に示した材料でもって第 3 パッシベーション膜 5 6 を形成すれば図 1 1 に示すような構造の画素が完成する。

【0 1 9 3】

本実施例の構造とした場合、各画素で生成された赤色、緑色又は青色の光は T F T が形成された基板とは反対側に放射される。そのため、画素内のほぼ全域、即ち T F T が形成された領域をも有効な発光領域として用いることができる。その結果、画素の有効発光面積が大幅に向上し、画像の明るさやコントラスト比（明暗の比）が向上する。

【0 1 9 4】

なお、本実施例の構成は、実施例 1、2 のいずれの構成とも自由に組み合わせることが可能である。

【0 1 9 5】

〔実施例 4〕

本実施例では、実施例 1 の図 2 とは異なる構造の画素を形成する場合について図 1 2（A）、（B）を用いて説明する。

【0 1 9 6】

図 1 2（A）において、1 2 0 1 はスイッチング用 T F T であり、活性層 5 6、ゲート電極 5 7 a、ゲート配線 5 7 b、ソース配線 5 8 及びドレイン配線 5 9 を構成として含む。また、1 2 0 2 は電流制御用 T F T であり、活性層 6 0、ゲート電極 6 1、ソース配線 6 2 及びドレイン配線 6 3 を構成として含む。そして、電流制御用 T F T 1 2 0 2 のソース配線 6 2 は電源供給線 6 4 に接続され、ドレイン配線 6 3 は E L 素子 6 6 に接続される。この画素構造を模式的に表したのが図 1 2（B）である。

【0 1 9 7】

図 1 2（A）と図 2（A）との相違点は、スイッチング用 T F T の構造である。本実施例では線幅が 0. 1 ～ 5 μ m と細いゲート電極 5 7 a を形成し、その部分を横切るようにして活性層 5 6 を形成する。そして各画素のゲート電極 5 7 a を電氣的に接続するようにゲート配線 5 7 b が形成される。これにより面積をさほど専有することなくトリプルゲート構造を実現している。

【0 1 9 8】

他の部分は図 2（A）と同様であるが、本実施例のような構造とするとスイッチング用 T F T の専有する面積が小さくなるため有効発光面積が広くなる、即ち

画像の明るさが向上する。また、オフ電流値を低減するための冗長性を高めたゲート構造を実現しうるため、さらなる画質の向上を図ることができる。

【0199】

なお、本実施例の構成は実施例2のように電源供給線64を隣接する画素間で共通化しても良いし、実施例3のような構造としても良い。また、作製工程に関しては実施例1に従えば良い。

【0200】

〔実施例5〕

実施例1～4ではトップゲート型TFTの場合について説明したが、本願発明はボトムゲート型TFTを用いて実施しても構わない。本実施例では逆スタガ型TFTで本願発明を実施した場合について図13に示す。なお、TFT構造以外は図1の構造と同様であるので必要に応じて図1と同じ符号を用いる。

【0201】

図13において、基板11、下地膜12には実施例1と同様の材料を用いることができる。そして、下地膜12上にはスイッチング用TFT1301及び電流制御用TFT1302が形成される。

【0202】

スイッチング用TFT1301の構成は、ゲート電極70a、70b、ゲート配線71、ゲート絶縁膜72、ソース領域73、ドレイン領域74、LDD領域75a～75d、高濃度不純物領域76、チャネル形成領域77a、77b、チャネル保護膜78a、78b、第1層間絶縁膜79、ソース配線80及びドレイン配線81を含む。

【0203】

また、電流制御用TFT1302の構成は、ゲート電極82、ゲート絶縁膜72、ソース領域83、ドレイン領域84、LDD領域85、チャネル形成領域86、チャネル保護膜87、第1層間絶縁膜79、ソース配線88及びドレイン配線89を含む。この時、ゲート電極83はスイッチング用TFT1301のドレイン配線82と電氣的に接続される。

【0204】

なお、上記スイッチング用 T F T 1301 及び電流制御用 T F T 1302 は公知の逆スタガ型 T F T の作製方法によって形成すれば良い。また、上記 T F T を形成する各部位（配線、絶縁膜、活性層等）の材料は実施例 1 のトップゲート型 T F T において対応する各部位と同様の材料を用いることができる。但し、トップゲート型 T F T の構成にはないチャンネル保護膜 79a、79b、88 に関しては、珪素を含む絶縁膜で形成すれば良い。また、ソース領域、ドレイン領域又は L D D 領域等の不純物領域の形成については、フォトリソグラフィ技術を用いて個別に不純物濃度を変えて形成すれば良い。

【0205】

T F T が完成したら、第 1 パッシベーション膜 41、第 2 層間絶縁膜（平坦化膜）44、第 2 パッシベーション膜 45、画素電極（陽極）46、バンク 101a、101b、E L 層 47、M g A g 電極（陰極）48、アルミニウム電極（保護電極）49、第 3 パッシベーション膜 50 を順次形成して E L 素子 1303 を有する画素が完成する。これらの作製工程及び材料に関しては実施例 1 を参考にすれば良い。

【0206】

なお、本実施例の構成は、実施例 2～4 のいずれの構成とも自由に組み合わせることが可能である。

【0207】

〔実施例 6〕

実施例 1 の図 5（C）又は図 1 の構造において、活性層と基板との間に設けられる下地膜として、第 2 パッシベーション膜 45 と同様に放熱効果の高い材料を用いることは有効である。特に電流制御用 T F T は大電流を流すことになるため発熱しやすく、自己発熱による劣化が問題となりうる。そのような場合に、本実施例のように下地膜が放熱効果を有することで T F T の熱劣化を防ぐことができる。

【0208】

もちろん、基板から拡散する可動イオン等から防ぐ効果も重要であるので、第 1 パッシベーション膜 41 と同様に S i、A l、N、O、M を含む化合物と珪素

を含む絶縁膜との積層構造を用いることも好ましい。

【0 2 0 9】

なお、本実施例の構成は、実施例 1 ～ 5 のいずれの構成とも自由に組み合わせることが可能である。

【0 2 1 0】

〔実施例 7〕

実施例 3 に示した画素構造とした場合、E L 層から発する光は基板とは反対側に放射されるため、基板と画素電極との間に存在する絶縁膜等の透過率を気にする必要がない。即ち、多少透過率の低い材料であっても用いることができる。

【0 2 1 1】

従って、下地膜 1 2、第 1 パッシベーション膜 4 1 又は第 2 パッシベーション膜 4 5 としてダイヤモンド薄膜又はアモルファスカーボン膜と呼ばれる炭素膜を用いる上で有利である。即ち、透過率の低下を気にする必要がないため、膜厚を 1 0 0 ～ 5 0 0 n m というように厚く設定することができ、放熱効果をより高めることが可能である。

【0 2 1 2】

なお、第 3 パッシベーション膜 5 0 に上記炭素膜を用いる場合に関しては、やはり透過率の低下は避けるべきであるので、膜厚は 5 ～ 1 0 0 n m 程度にしておくことが好ましい。

【0 2 1 3】

なお、本実施例においても下地膜 1 2、第 1 パッシベーション膜 4 1、第 2 パッシベーション膜 4 5 又は第 3 パッシベーション膜 5 0 のいずれに炭素膜を用いる場合においても、他の絶縁膜と積層して用いることは有効である。

【0 2 1 4】

なお、本実施例は実施例 3 に示した画素構造とする場合において有効であり、その他の構成に関しては、実施例 1 ～ 6 のいずれの構成とも自由に組み合わせることが可能である。

【0 2 1 5】

〔実施例 8〕

本願発明ではE L表示装置の画素においてスイッチング用T F Tをマルチゲート構造とすることによりスイッチング用T F Tのオフ電流値を低減し、保持容量の必要性を排除している。これは保持容量の専有する面積を発光領域として有効に活用するための工夫である。

【0216】

しかしながら、保持容量を完全になくせないまでも専有面積を小さくするだけで有効発光面積を広げるという効果は得られる。即ち、スイッチング用T F Tをマルチゲート構造にすることによりオフ電流値を低減し、保持容量の専有面積を縮小化するだけでも十分である。

【0217】

その場合、本実施例の画素構造は図14に示すような構造となる。なお、図14では必要に応じて図1と同じ符号を引用している。

【0218】

図14と図1との相違点は、スイッチング用T F Tに接続された保持容量1401が存在する点である。保持容量1401はスイッチング用T F T201のドレイン領域14から延長された半導体領域（下部電極）1402とゲート絶縁膜18と容量電極（上部電極）1403とで形成される。この容量電極1403はT F Tのゲート電極19a、19b、35と同時に形成される。

【0219】

この上面図を図15（A）に示す。図15（A）の上面図をA-A'で切った断面図が図14に相当する。図15（A）示すように、容量電極1403は電氣的に接続された接続配線1404を介して電流制御用T F Tのソース領域31と電氣的に接続される。なお、接続配線1404はソース配線21、36及びドレイン配線22、37と同時に形成される。また、図15（B）は図15（A）に示す上面図の構成を模式的に表している。

【0220】

なお、本実施例の構成は、実施例1～7のいずれの構成とも自由に組み合わせることができる。即ち、画素内に保持容量が設けられるだけであって、T F T構造やE L層の材料等に限定を加えるものではない。

【 0 2 2 1 】

〔実施例 9〕

実施例 1 では、結晶質珪素膜 3 0 2 の形成手段としてレーザー結晶化を用いているが、本実施例では異なる結晶化手段を用いる場合について説明する。

【 0 2 2 2 】

本実施例では、非晶質珪素膜を形成した後、特開平 7 - 1 3 0 6 5 2 号公報に記載された技術を用いて結晶化を行う。同公報に記載された技術は、結晶化を促進（助長）する触媒として、ニッケル等の元素を用い、結晶性の高い結晶質珪素膜を得る技術である。

【 0 2 2 3 】

また、結晶化工程が終了した後で、結晶化に用いた触媒を除去する工程を行っても良い。その場合、特開平 1 0 - 2 7 0 3 6 3 号若しくは特開平 8 - 3 3 0 6 0 2 号に記載された技術により触媒をゲッタリングすれば良い。

【 0 2 2 4 】

また、本出願人による特願平 1 1 - 0 7 6 9 6 7 の出願明細書に記載された技術を用いて T F T を形成しても良い。

【 0 2 2 5 】

以上のように、実施例 1 に示した作製工程は一実施例であって、図 1 又は実施例 1 の図 5 （C）の構造が実現できるのであれば、他の作製工程を用いても問題はない。

【 0 2 2 6 】

なお、本実施例の構成は、実施例 1 ～ 8 のいずれの構成とも自由に組み合わせることが可能である。

【 0 2 2 7 】

〔実施例 1 0〕

本願発明の E L 表示装置を駆動するにあたって、画像信号としてアナログ信号を用いたアナログ駆動を行うこともできるし、デジタル信号を用いたデジタル駆動を行うこともできる。

【 0 2 2 8 】

アナログ駆動を行う場合、スイッチング用 T F T のソース配線にはアナログ信号が送られ、その階調情報を含んだアナログ信号が電流制御用 T F T のゲート電圧となる。そして、電流制御用 T F T で E L 素子に流れる電流を制御し、E L 素子の発光強度を制御して階調表示を行う。

【 0 2 2 9 】

一方、デジタル駆動を行う場合、アナログ的な階調表示とは異なり、時分割駆動と呼ばれる階調表示を行う。即ち、発光時間の長さを調節することで、視覚的に色階調が変化しているように見せる。

【 0 2 3 0 】

E L 素子は液晶素子に比べて非常に応答速度が速いため、高速で駆動することが可能である。そのため、1 フレームを複数のサブフレームに分割して階調表示を行う時分割駆動に適した素子であると言える。

【 0 2 3 1 】

このように、本願発明は素子構造に関する技術であるので、駆動方法は如何なるものであっても構わない。

【 0 2 3 2 】

〔実施例 1 1〕

実施例 1 では E L 層として有機 E L 材料を用いることが好ましいとしたが、本願発明は無機 E L 材料を用いても実施できる。但し、現在の無機 E L 材料は非常に駆動電圧が高いため、アナログ駆動を行う場合には、そのような駆動電圧に耐えうる耐圧特性を有する T F T を用いなければならない。

【 0 2 3 3 】

または、将来的にさらに駆動電圧の低い無機 E L 材料が開発されれば、本願発明に適用することは可能である。

【 0 2 3 4 】

また、本実施例の構成は、実施例 1 ～ 1 0 のいずれの構成とも自由に組み合わせることが可能である。

【 0 2 3 5 】

〔実施例 1 2〕

本願発明を実施して形成されたアクティブマトリクス型 E L 表示装置（E L モジュール）は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れている。そのため直視型の E L ディスプレイ（E L モジュールを組み込んだ表示ディスプレイを指す）として用途は広い。

【0 2 3 6】

なお、E L ディスプレイが液晶ディスプレイよりも有利な点の一つとして視野角の広さが挙げられる。従って、T V 放送等を大画面で鑑賞するには対角 3 0 インチ以上（典型的には 4 0 インチ以上）の表示ディスプレイ（表示モニタ）として本願発明の E L ディスプレイを用いるとよい。

【0 2 3 7】

また、E L ディスプレイ（パソコンモニタ、T V 放送受信用モニタ、広告表示モニタ等）として用いるだけでなく、様々な電子装置の表示ディスプレイとして用いることができる。

【0 2 3 8】

その様な電子装置としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはコンパクトディスク（C D）、レーザーディスク（L D）又はデジタルビデオディスク（D V D）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それら半導体装置の例を図 1 6 に示す。

【0 2 3 9】

図 1 6（A）はパーソナルコンピュータであり、本体 2 0 0 1、筐体 2 0 0 2、表示装置 2 0 0 3、キーボード 2 0 0 4 等を含む。本願発明は表示装置 2 0 0 3 に用いることができる。

【0 2 4 0】

図 1 6（B）はビデオカメラであり、本体 2 1 0 1、表示装置 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 等を含む。本願発明を表示装置 2 1 0 2 に用いることができる。

【 0 2 4 1 】

図 1 4 (C) はゴーグル型ディスプレイであり、本体 2 2 0 1、表示装置 2 2 0 2、アーム部 2 2 0 3 等を含む。本発明は表示装置 2 2 0 2 に用いることができる。

【 0 2 4 2 】

図 1 6 (D) は携帯型 (モバイル) コンピュータであり、本体 2 3 0 1、カメラ部 2 3 0 2、受像部 2 3 0 3、操作スイッチ 2 3 0 4、表示装置 2 3 0 5 等を含む。本発明は表示装置 2 4 0 5 に用いることができる。

【 0 2 4 3 】

図 1 6 (E) は記録媒体を備えた画像再生装置 (具体的には DVD 再生装置) であり、本体 2 4 0 1、記録媒体 (CD、LD または DVD 等) 2 4 0 2、操作スイッチ 2 4 0 3、表示装置 (a) 2 4 0 4、表示装置 (b) 2 4 0 5 等を含む。表示装置 (a) は主として画像情報を表示し、表示装置 (b) は主として文字情報を表示するが、本発明はこれら表示装置 (a)、(b) に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD 再生装置、ゲーム機器などに本発明を用いることができる。

【 0 2 4 4 】

図 1 6 (F) は EL ディスプレイであり、筐体 2 5 0 1、支持台 2 5 0 2、表示装置 2 5 0 3 等を含む。本発明は表示装置 2 5 0 3 に用いることができる。本発明の EL ディスプレイは特に大画面化した場合において有利であり、対角 1 0 インチ以上 (特に対角 3 0 インチ以上) のディスプレイには有利である。

【 0 2 4 5 】

また、将来的に EL 材料の発光輝度が高くなれば、フロント型若しくはリア型のプロジェクターに用いることも可能となる。

【 0 2 4 6 】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ~ 1 1 のどのような組み合わせからなる構成を用いても実現することができる。

【 0 2 4 7 】

【発明の効果】

本願発明を用いることで、E L素子が水分や熱によって劣化することを抑制することができる。また、E L層からアルカリ金属が拡散してT F T特性に悪影響を与えることを防ぐことができる。その結果、E L表示装置の動作性能や信頼性を大幅に向上させることができる。

【0 2 4 8】

また、そのようなE L表示装置を表示ディスプレイとして有することで、画像品質が良く、耐久性のある（信頼性の高い）応用製品（電子装置）を生産することが可能となる。

【図面の簡単な説明】

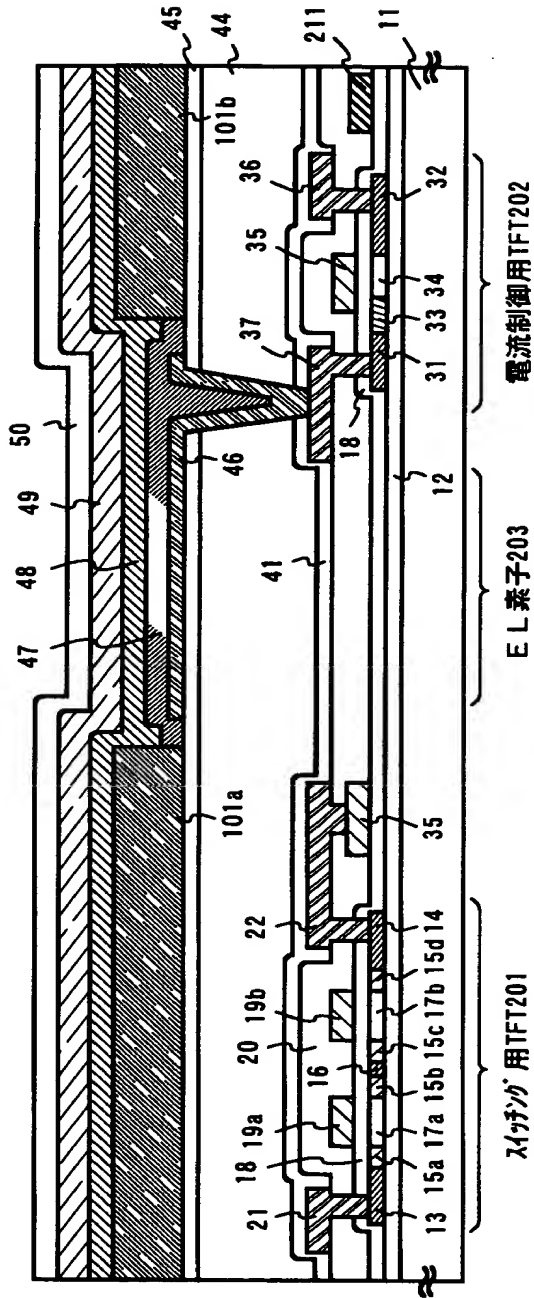
- 【図 1】 E L表示装置の画素部の断面構造を示す図。
- 【図 2】 E L表示装置の画素部の上面構造及び構成を示す図。
- 【図 3】 アクティブマトリクス型E L表示装置の作製工程を示す図。
- 【図 4】 アクティブマトリクス型E L表示装置の作製工程を示す図。
- 【図 5】 アクティブマトリクス型E L表示装置の作製工程を示す図。
- 【図 6】 E Lモジュールの外観を示す図。
- 【図 7】 E L表示装置の回路ブロック構成を示す図。
- 【図 8】 E L表示装置の画素部を拡大した図。
- 【図 9】 E L表示装置のサンプリング回路の素子構造を示す図。
- 【図 1 0】 E L表示装置の画素部の構成を示す図。
- 【図 1 1】 E L表示装置の画素部の断面構造を示す図。
- 【図 1 2】 E L表示装置の画素部の上面構造及び構成を示す図。
- 【図 1 3】 E L表示装置の画素部の断面構造を示す図。
- 【図 1 4】 E L表示装置の画素部の断面構造を示す図。
- 【図 1 5】 E L表示装置の画素部の上面構造及び構成を示す図。
- 【図 1 6】 電子装置の具体例を示す図。
- 【図 1 7】 E Lモジュールの外観を示す図。
- 【図 1 8】 コンタクト構造の作製工程を示す図。
- 【図 1 9】 インクジェット方式を説明するための図。

【図 2 0】 インクジェット方式による E L 層形成を示す図。

【図 2 1】 E L 層の積層構造を示す図。

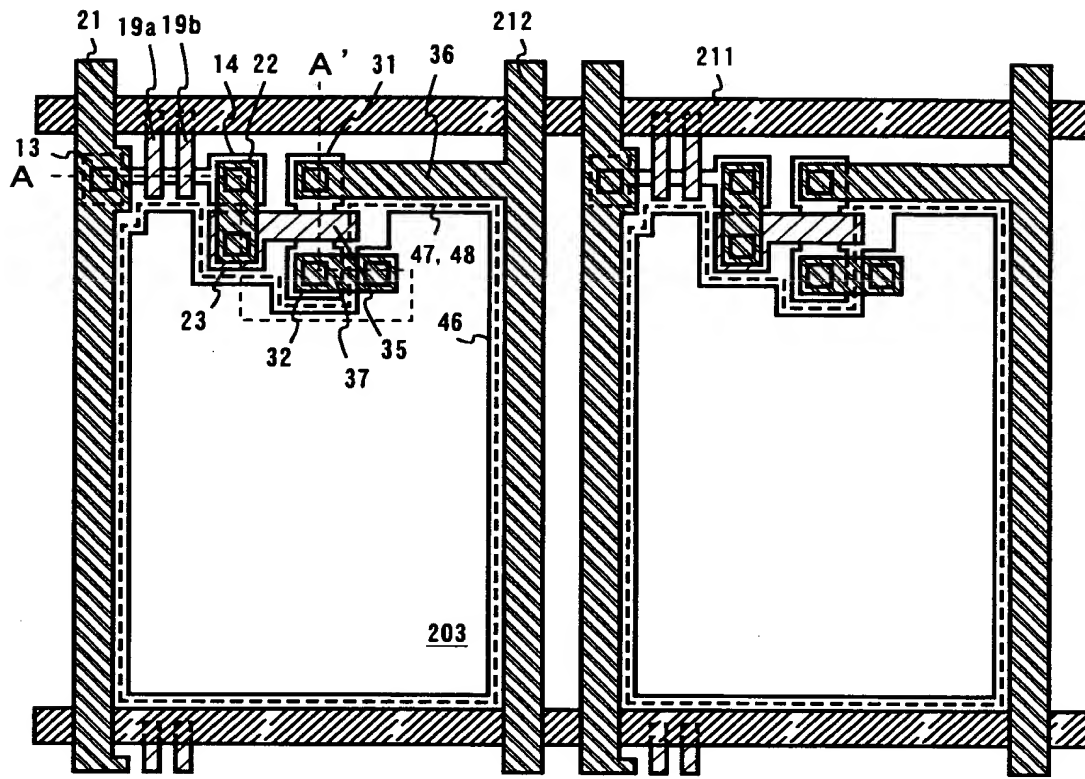
【書類名】 図面

【図 1】

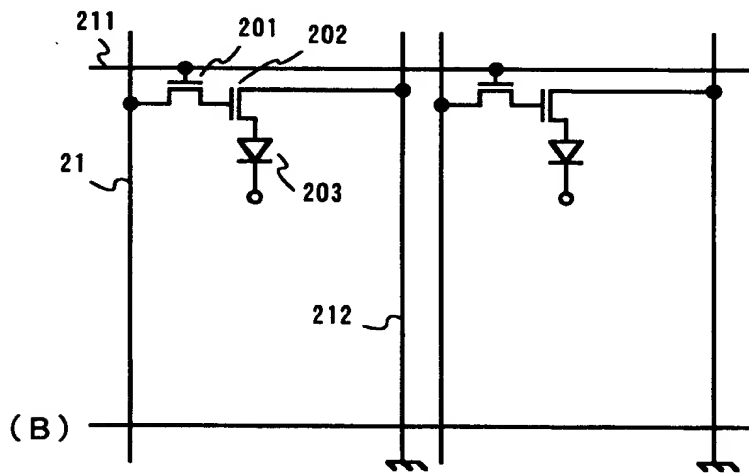


11:基板 12:下地膜 13:ソース領域 14:ドレイン領域 15a~15d:LDD領域 16:高濃度不純物領域
 17a, 17b:チャネル形成領域 18:ゲート絶縁膜 19a, 19b:ゲート電極 20:第1層間絶縁膜 21:ソース配線
 22:ドレイン配線 23:ゲート電極 31:ソース領域 32:ドレイン領域 33:LDD領域 34:チャネル形成領域
 35:ゲート電極 36:ソース配線 37:ドレイン配線 41:第1n+ゲート膜 44:第2層間絶縁膜
 45:第2n+ゲート膜 46:画素電極(陽極) 47:EL層 48:陰極 49:保護電極
 50:第3n+ゲート膜 101a, 101b:n+層

【図 2】

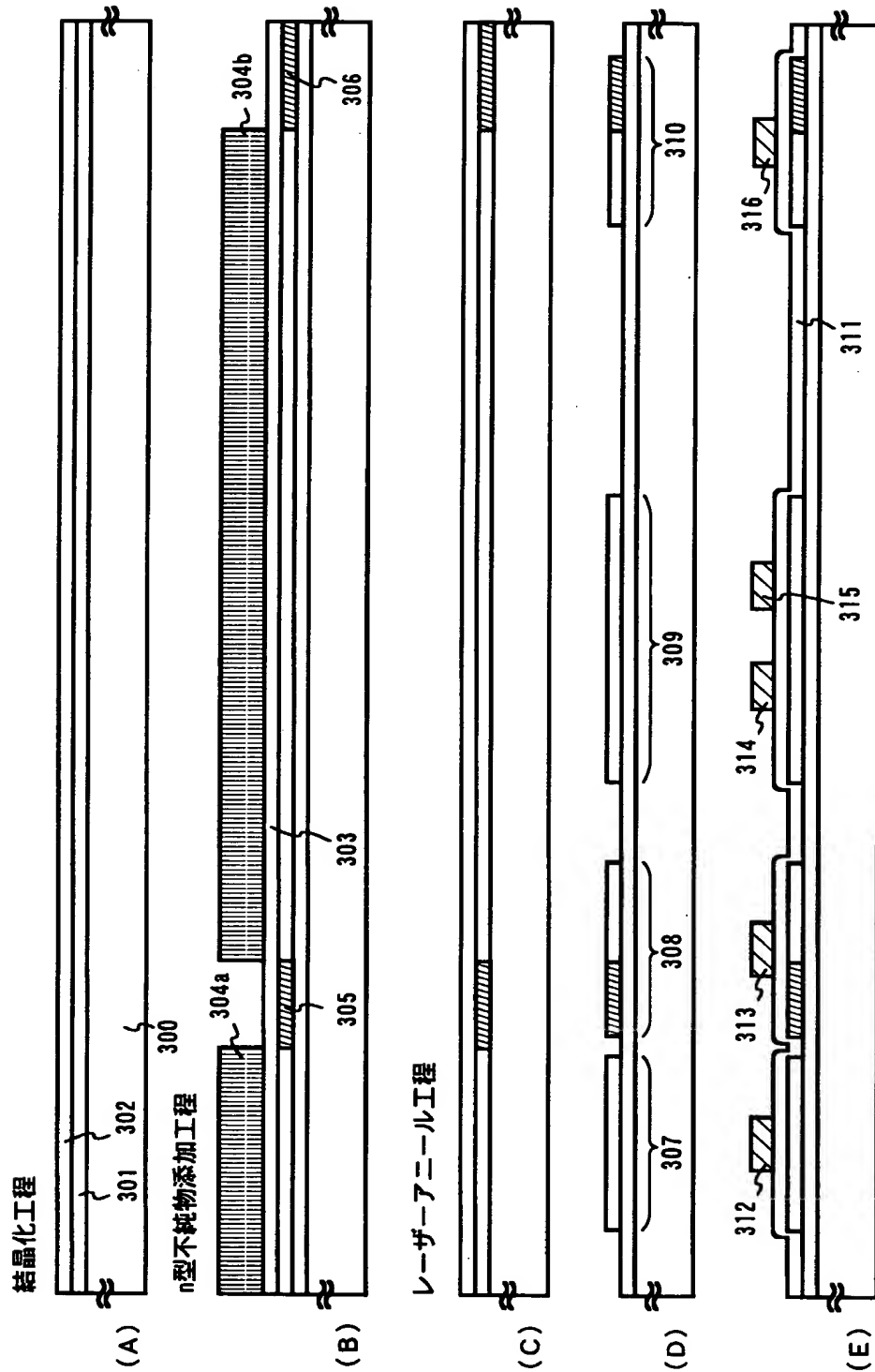


(A)

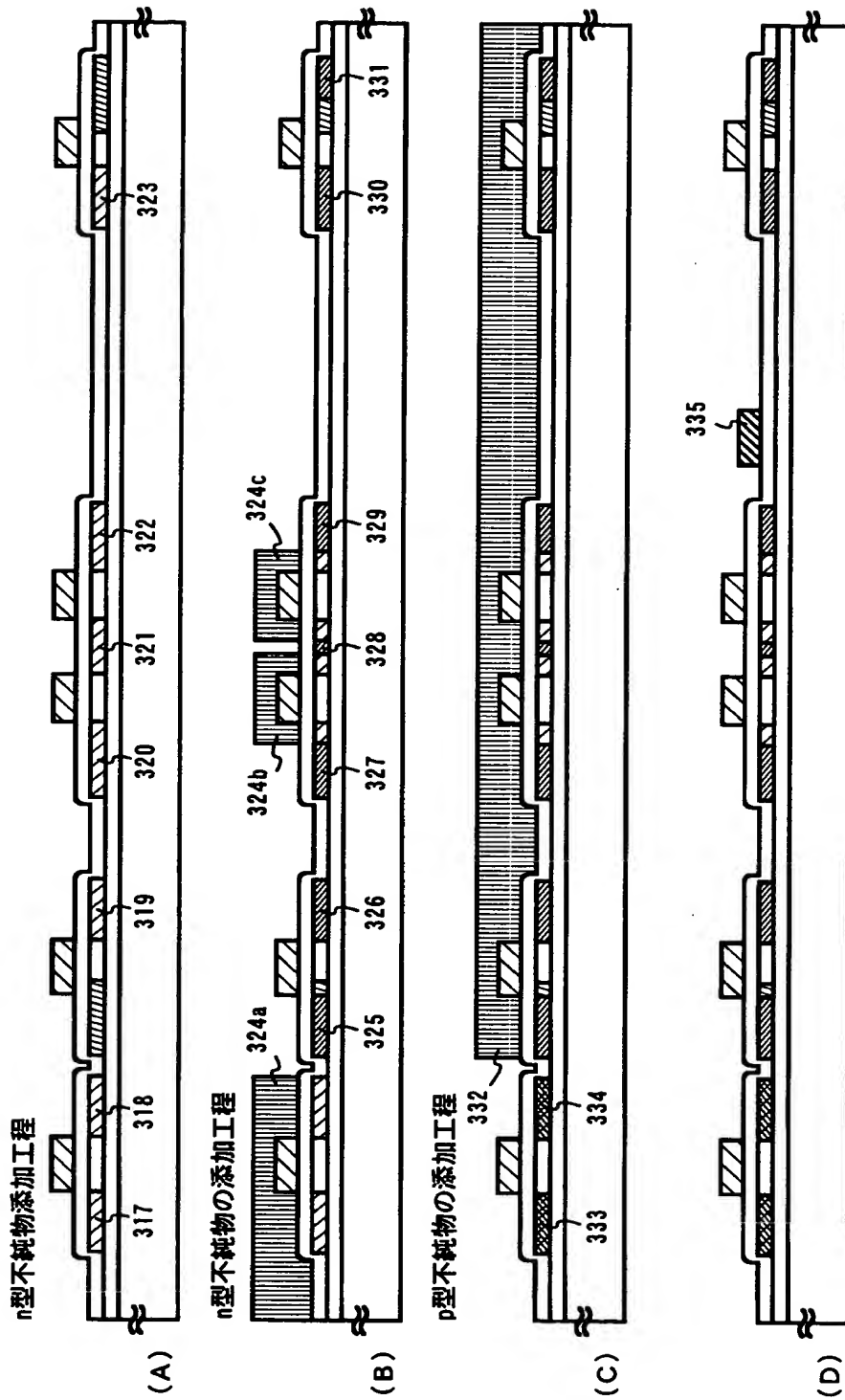


(B)

【図 3】

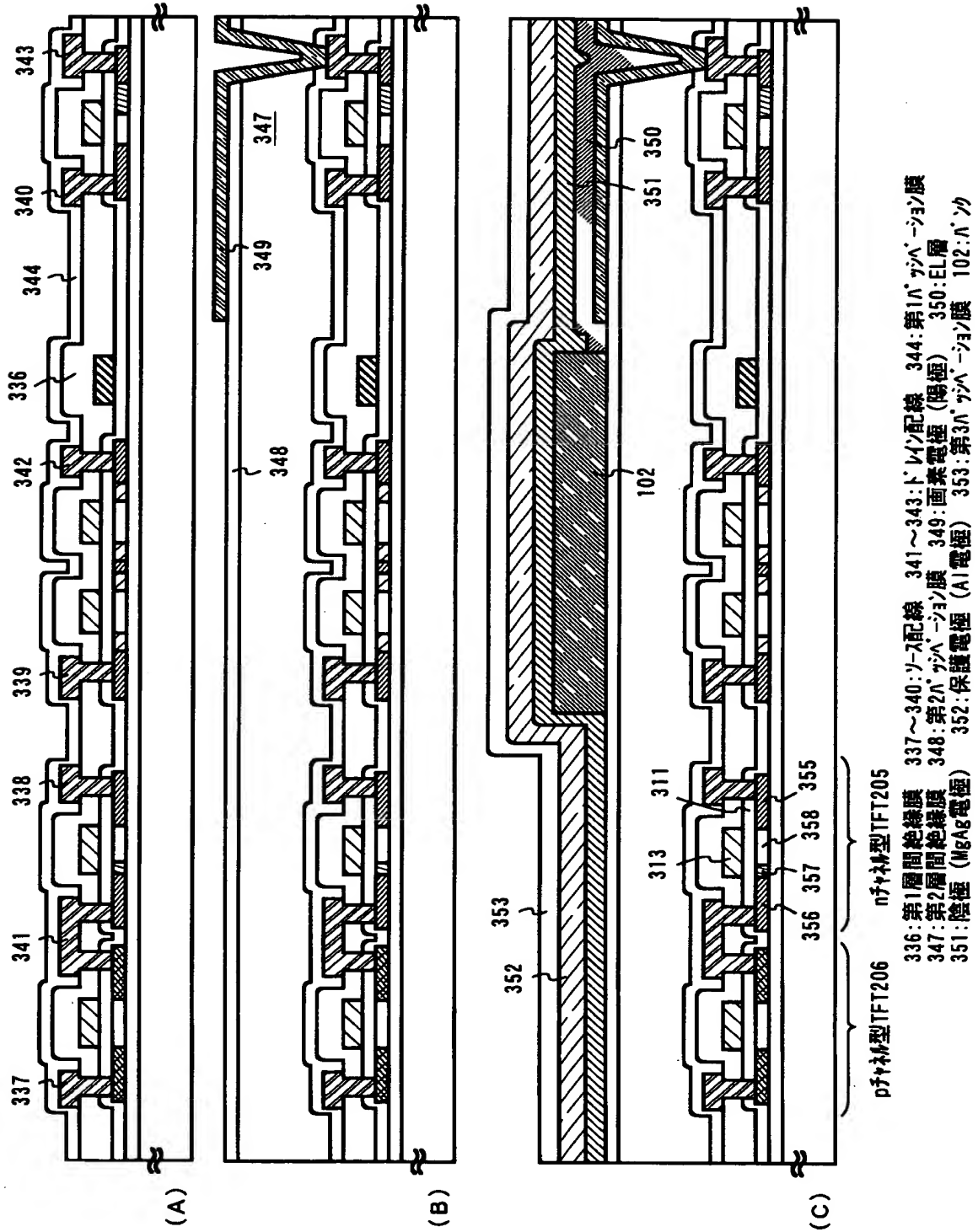


【図 4】

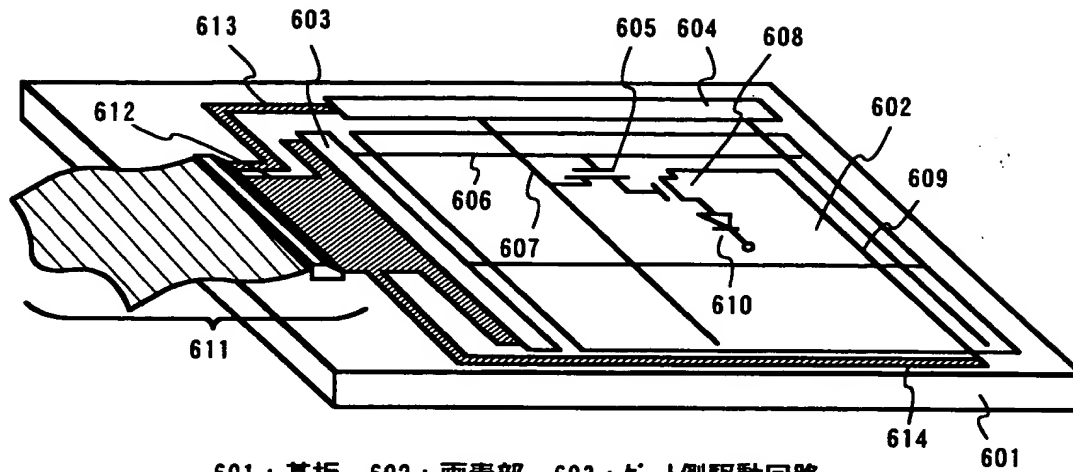


317~323:n型不純物領域(c) 324a~324c, 332:V₂O₅ストライク 325~331:n型不純物領域(a) 333, 334:p型不純物領域(a)
335:ゲート配線

【図 5】

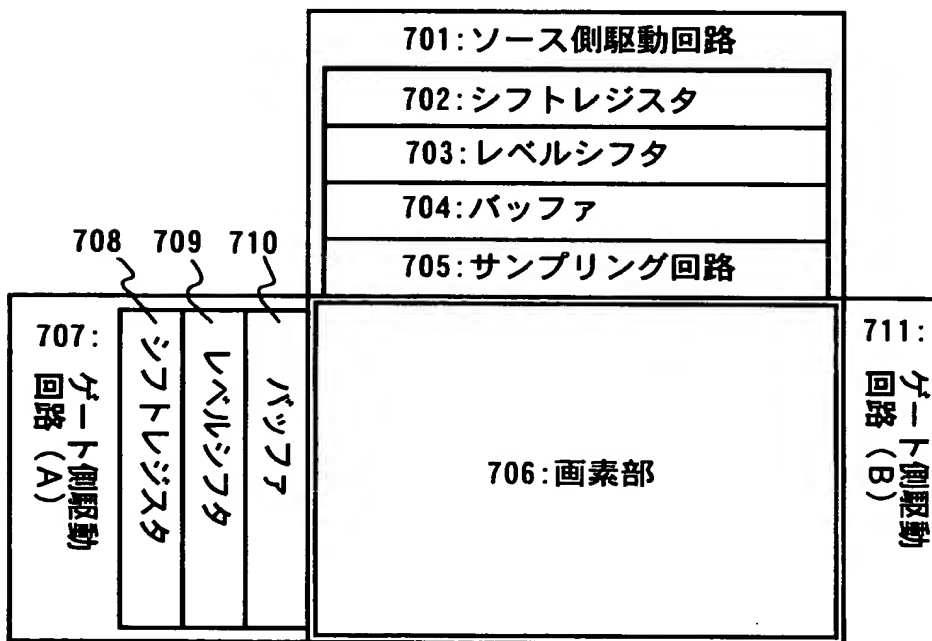


【図 6】

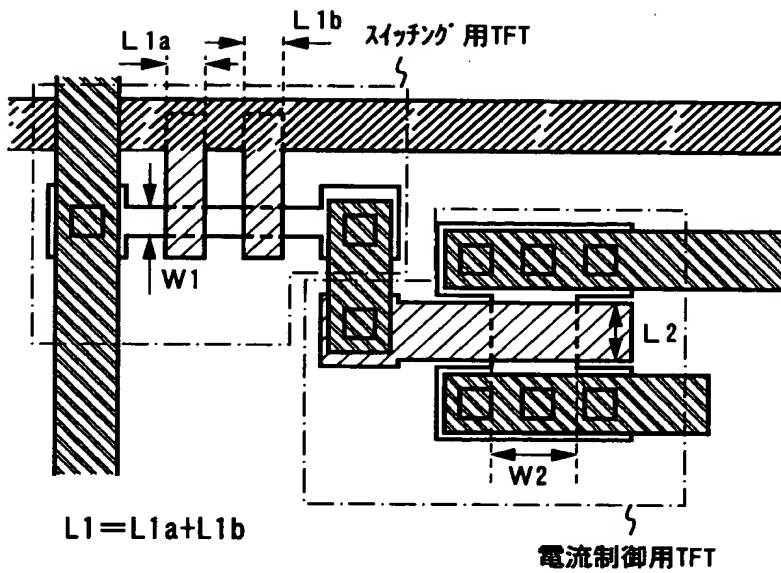


601: 基板 602: 画素部 603: ゲート側駆動回路
 604: ソース側駆動回路 605: スイッチング用TFT 606: ゲート配線
 607: ソース配線 608: 電流制御用TFT 609: 電源供給線
 610: EL素子 611: FPC 612~614: 入出力配線

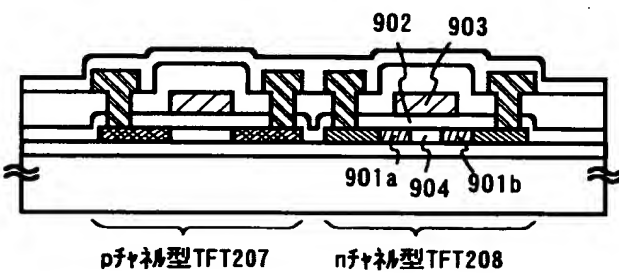
【図 7】



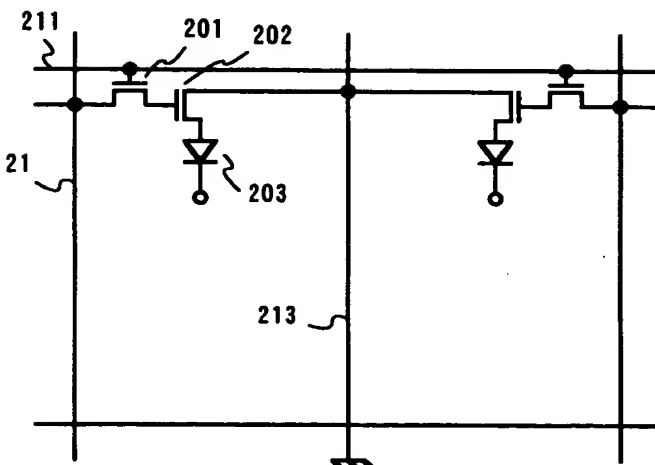
【図 8】



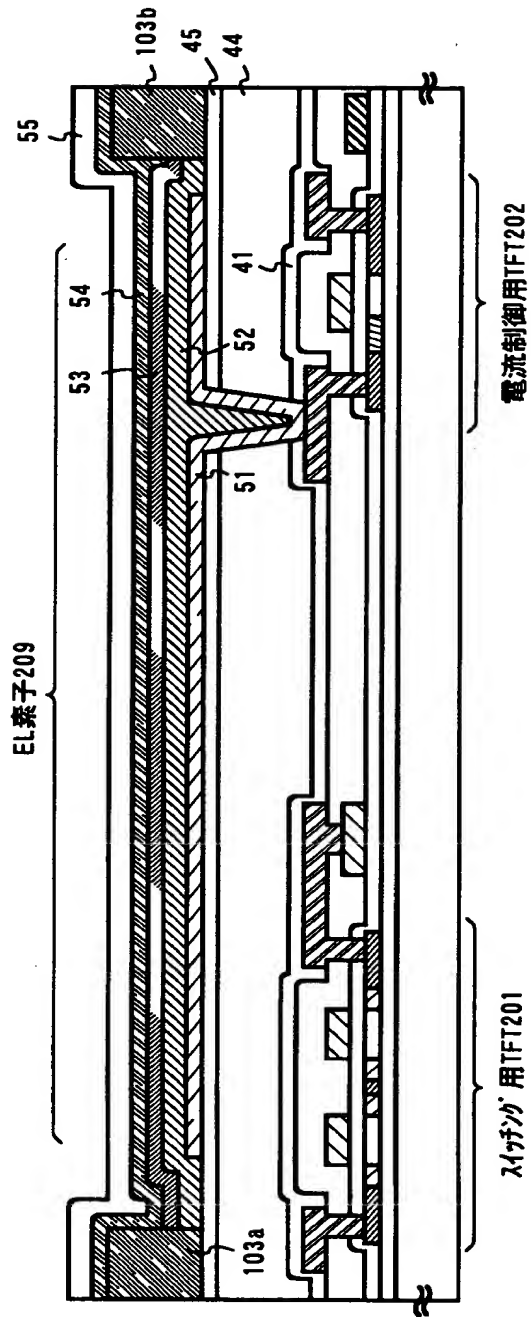
【図 9】



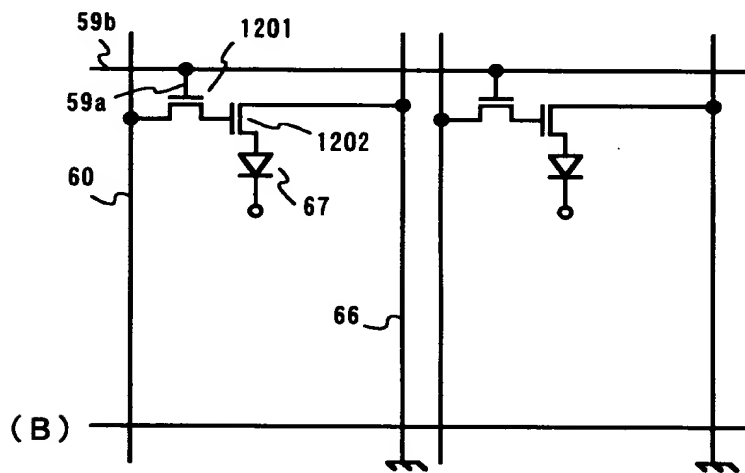
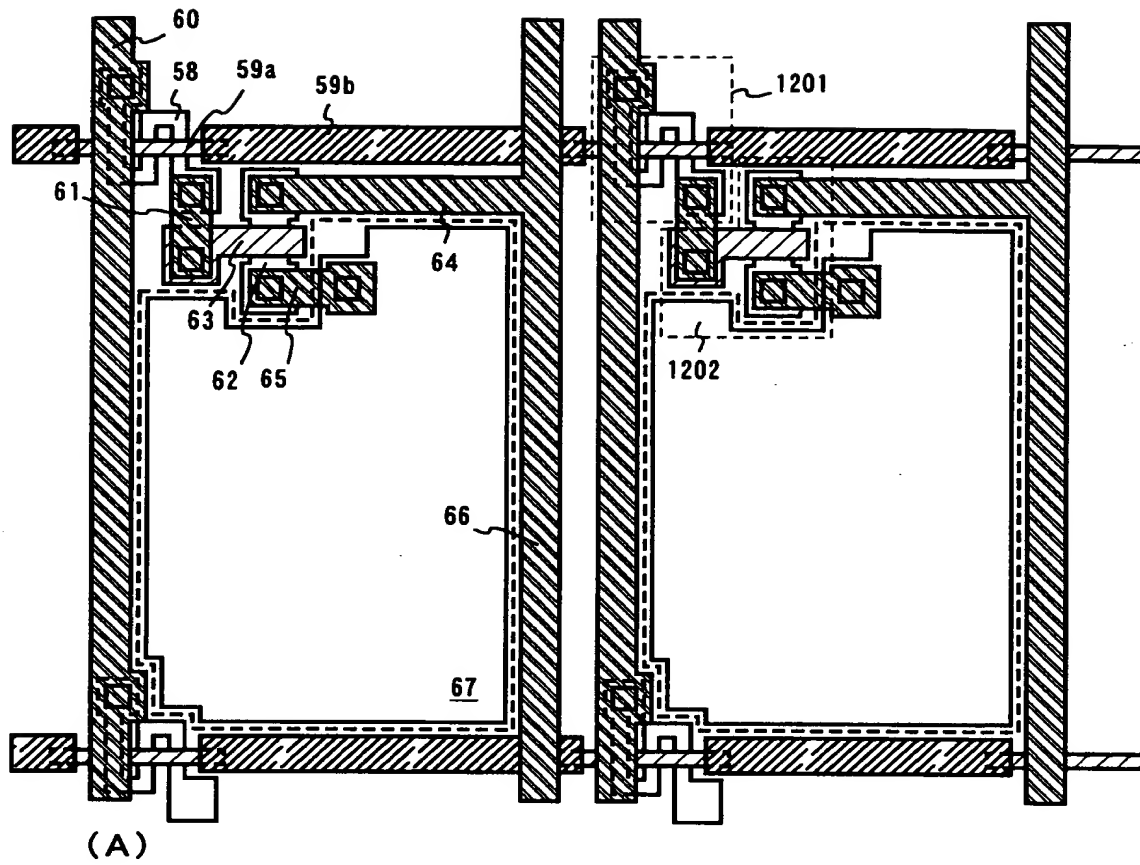
【図 10】



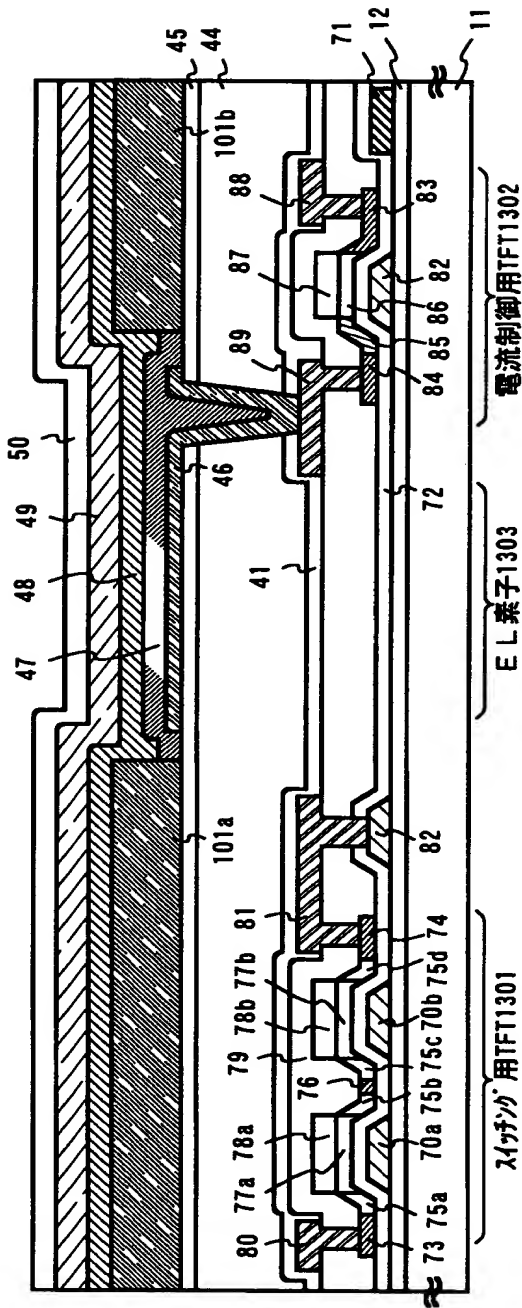
【図 1 1】



【図 1 2】

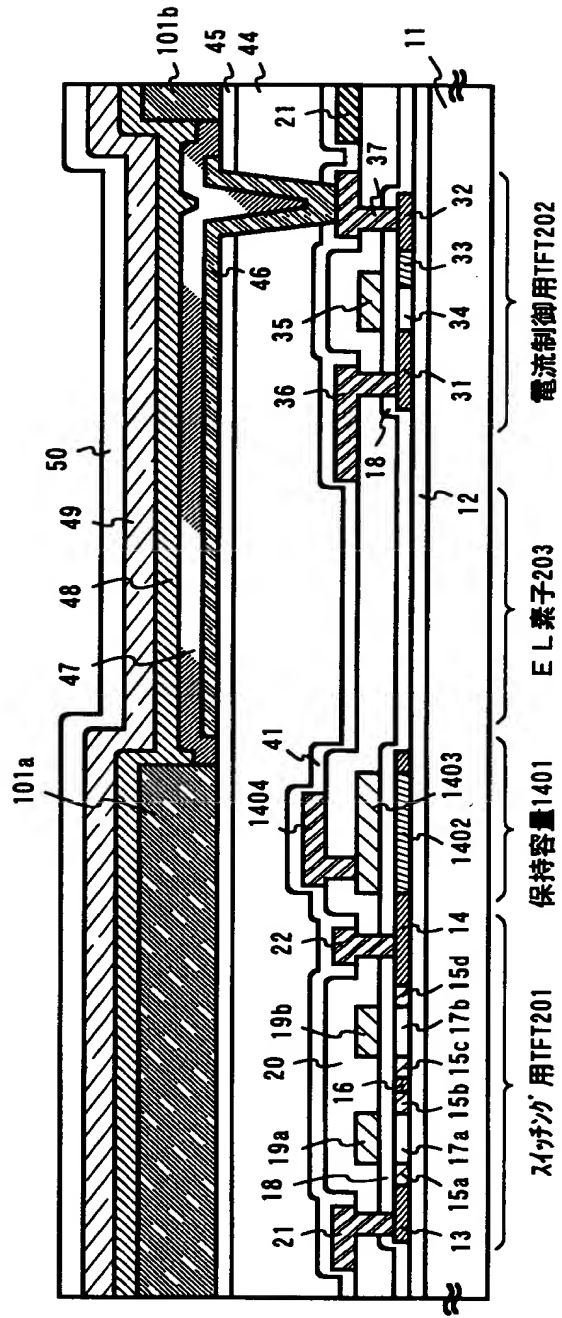


【図 1 3】

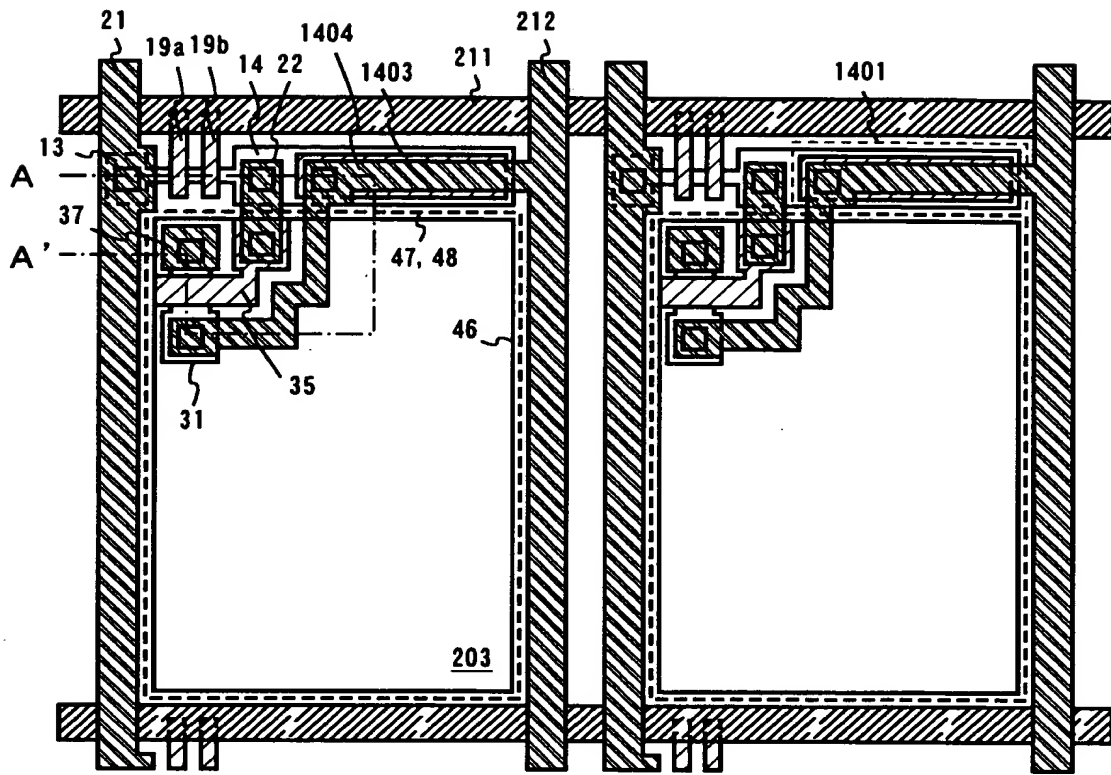


11:基板 12:下地膜 70a, 70b:ゲート配線 71:ゲート配線 72:ゲート絶縁膜 73:ソース領域 74:ドレイン領域
75a~15d:LD領域 76:高濃度不純物領域 77a, 77b:チャネル保護膜 78a, 78b:チャネル保護膜 79:第1層間絶縁膜
80:ソース配線 81:ドレイン配線 82:ゲート電極 83:ソース領域 84:ドレイン領域 85:LD領域 86:チャネル形成領域
87:チャネル保護膜 88:ソース配線 89:ドレイン配線 41:第1層間絶縁膜 44:第2層間絶縁膜 45:第2層間絶縁膜
46:面電極 (陽極) 47:EL層 48:陰極 49:保護電極 50:第3層間絶縁膜

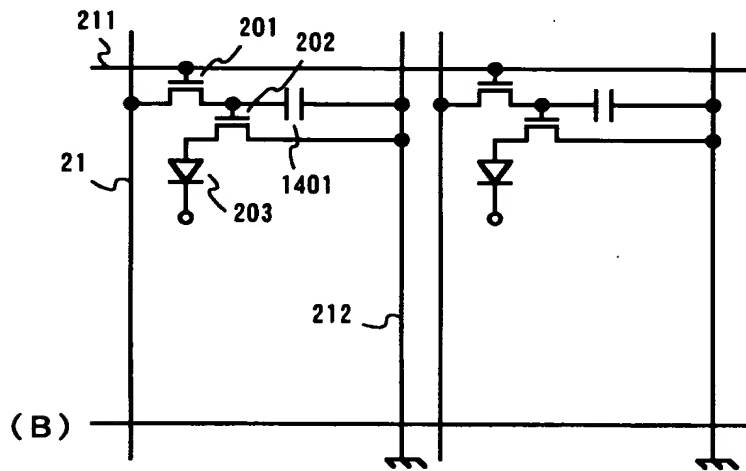
【図 1 4】



【図 1 5】

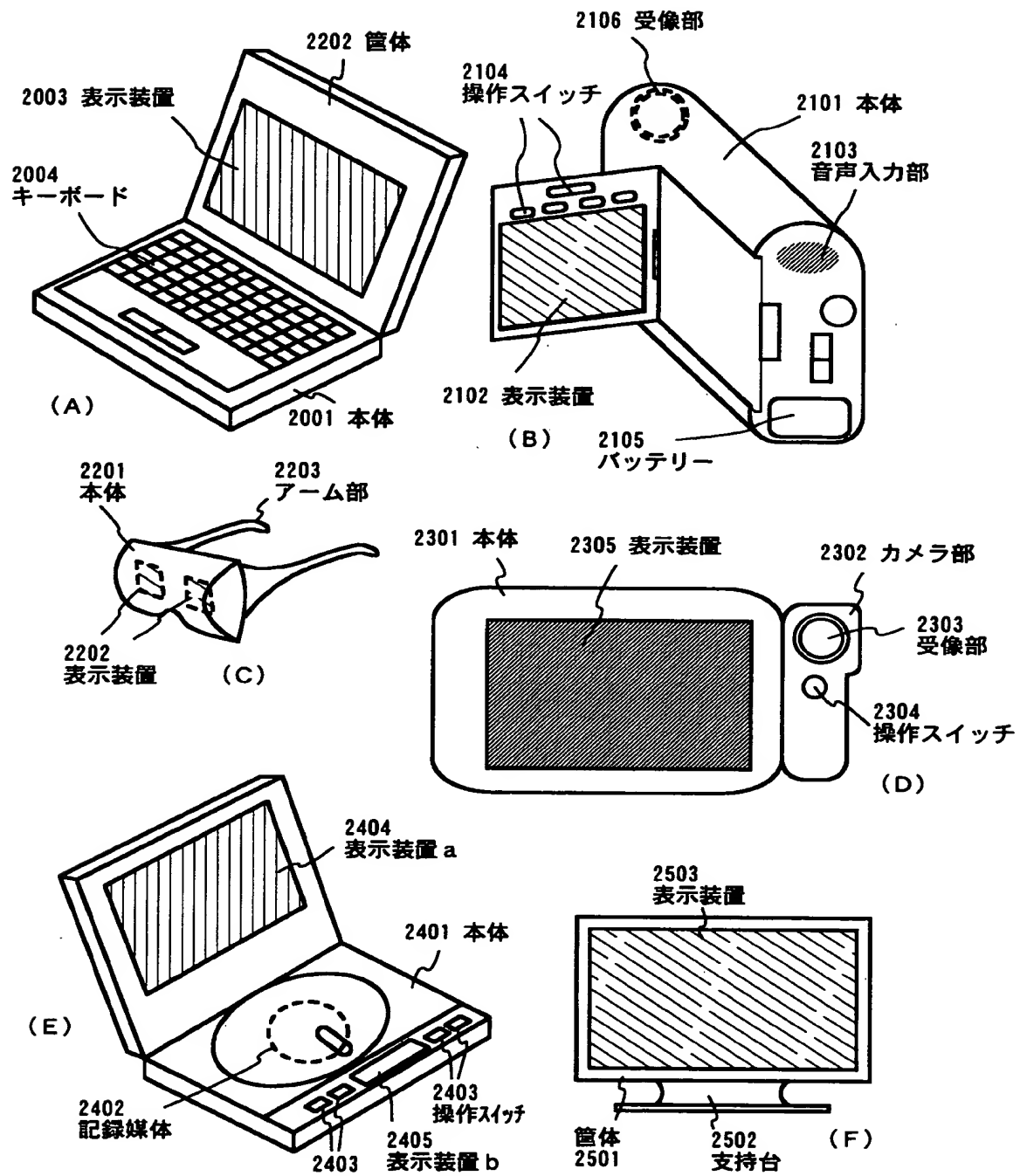


(A)

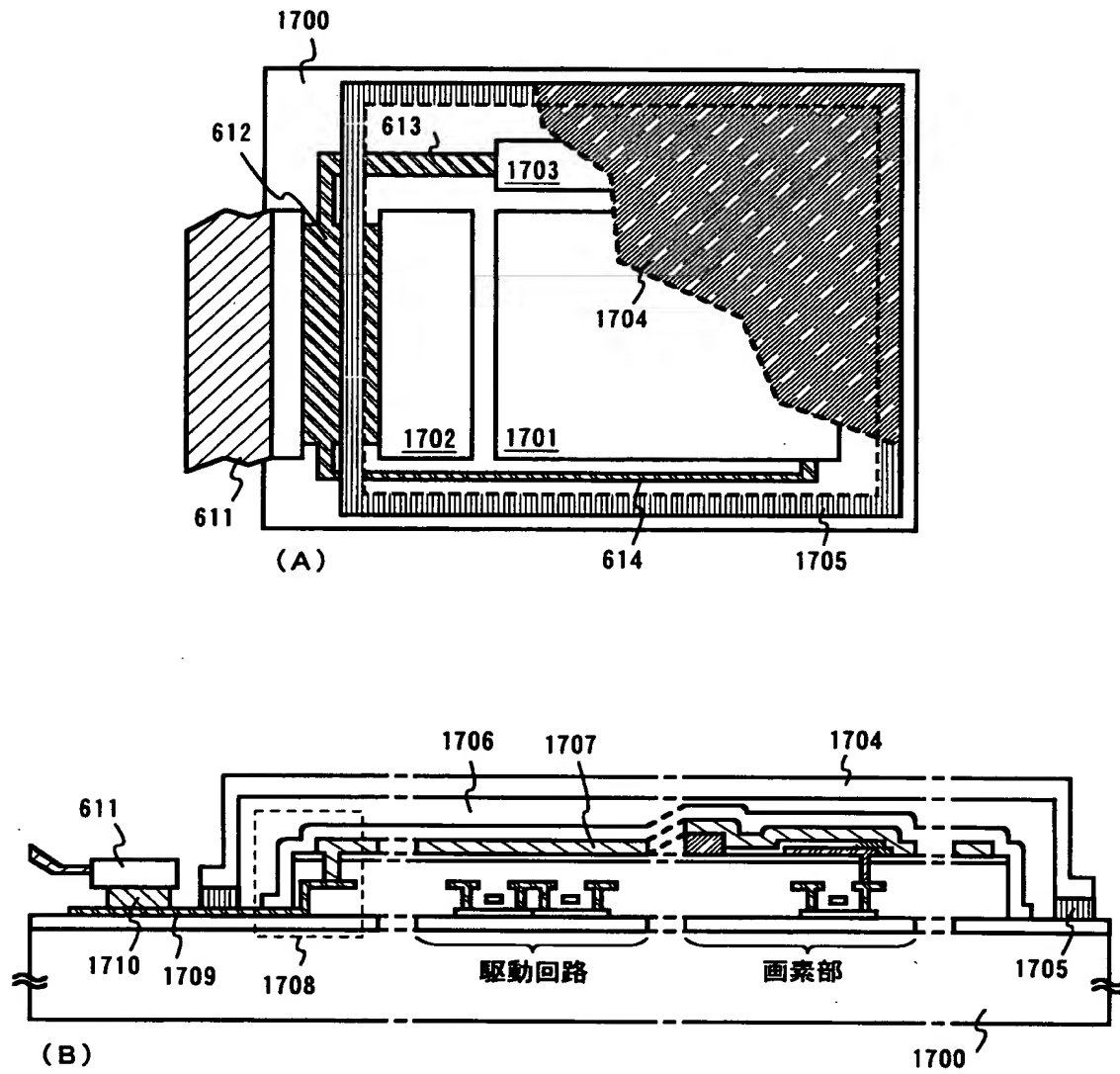


(B)

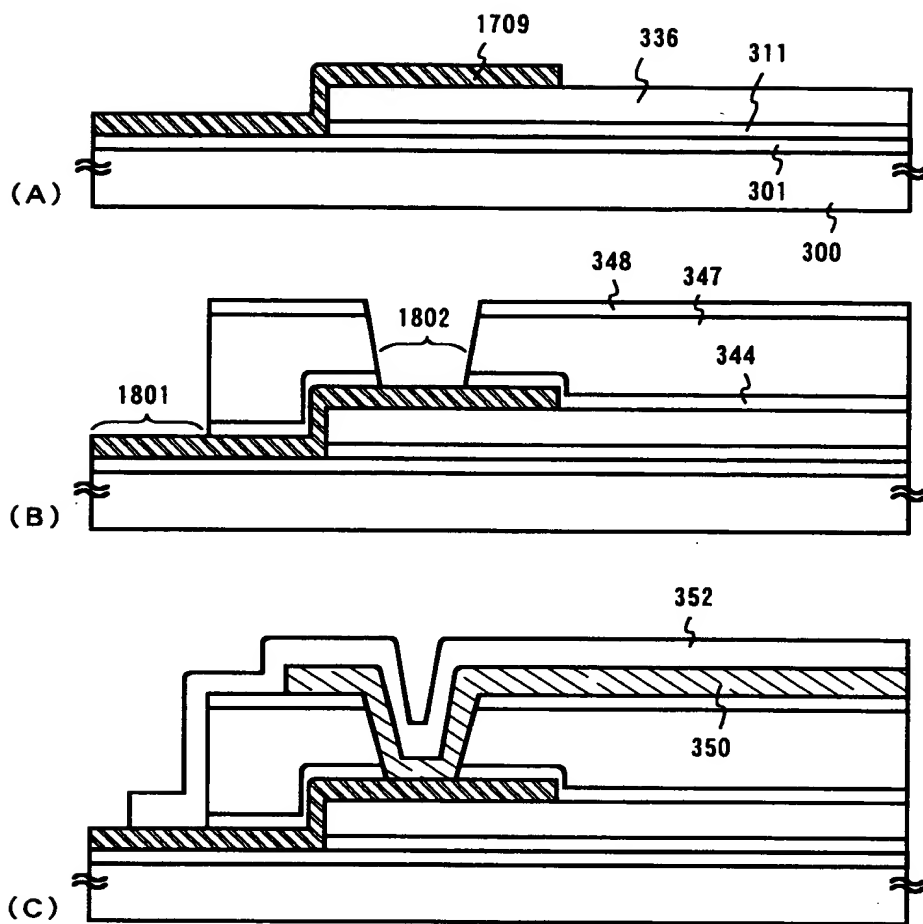
【図 16】



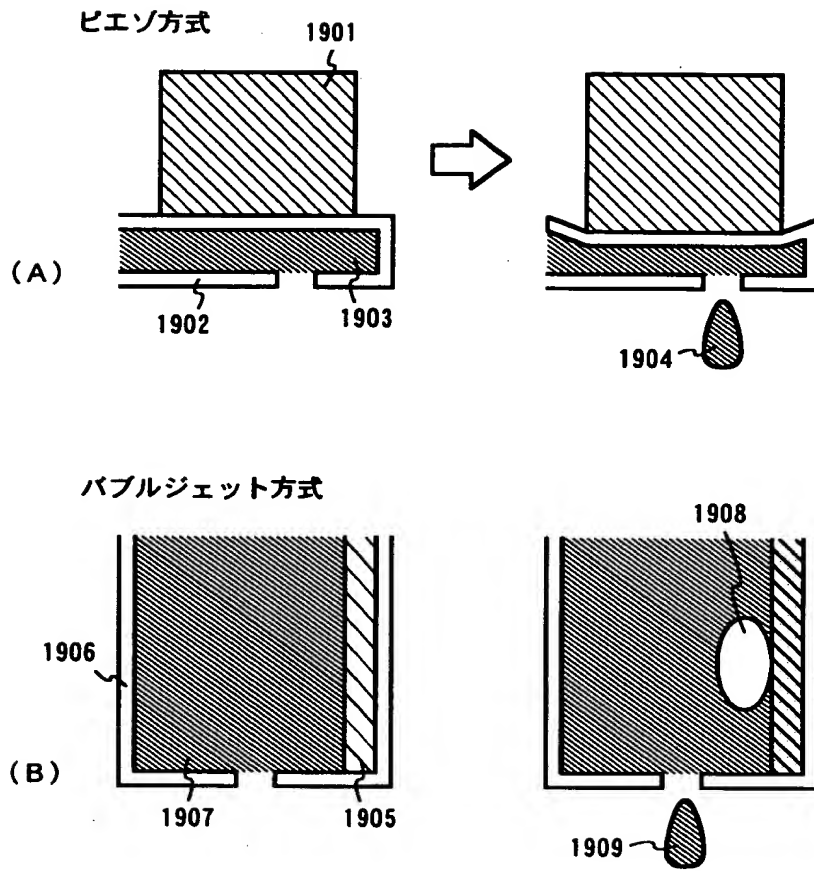
【図 17】



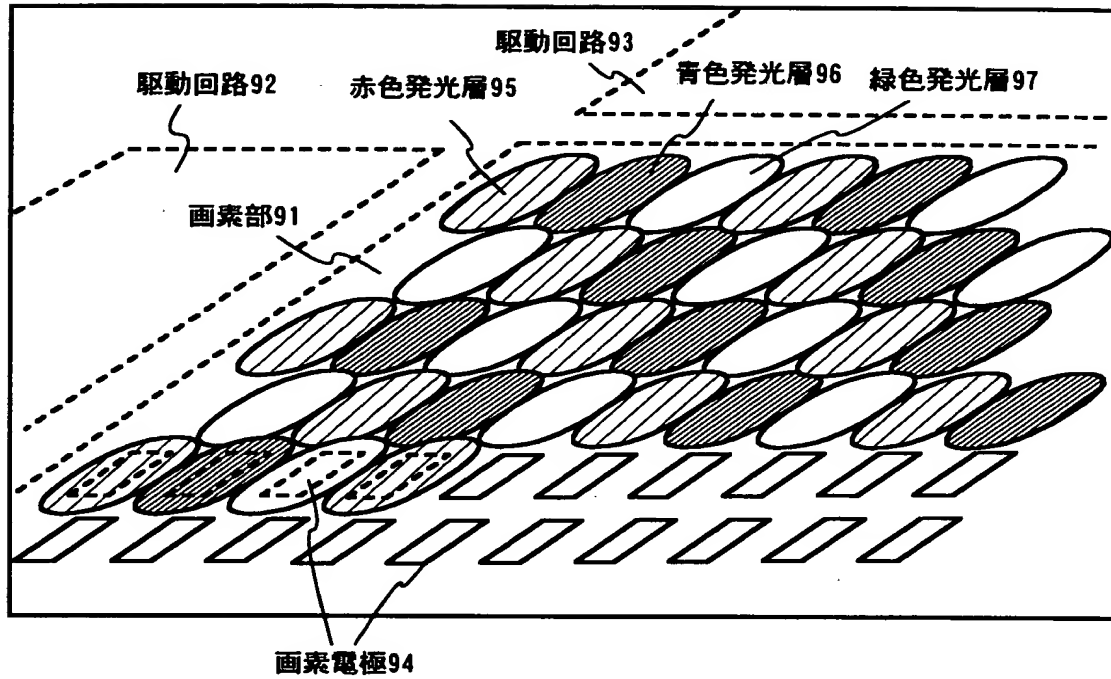
【図 1 8】



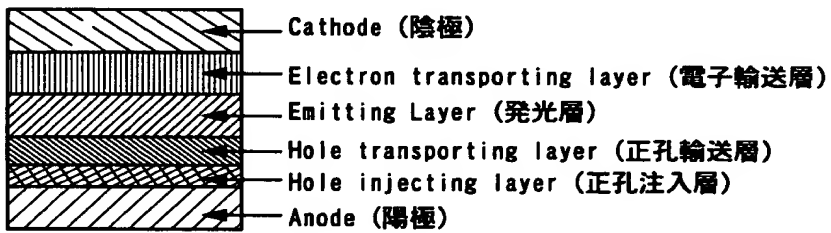
【図 19】



【図 2 0】



【図 2 1】



【書類名】 要約書

【要約】

【課題】 動作性能および信頼性の高い E L 表示装置を提供する。

【解決手段】 画素電極（陽極）4 6、E L 層 4 7 及び陰極 4 8 となる E L 素子 2 0 3 の下には第 3 パッシベーション膜 4 5 が設けられ、インクジェット方式で形成された E L 素子 2 0 3 中のアルカリ金属が T F T 側へ拡散するのを防ぐ。さらに第 3 パッシベーション膜 4 5 は T F T 側からの水分や酸素の侵入を防ぎ、E L 素子 2 0 3 で発生した熱を分散させて E L 素子 2 0 3 の劣化を抑制する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所